

THE UNITED STATES PATENT AND TRADEMARK OFFICE

#3

In re the Application of : Keiichiro TSUKAMOTO

Filed : Concurrently herewith

For : APPARATUS AND METHOD FOR ATM CELL
SERVICE

Serial No. : Concurrently herewith

November 27, 2000

Assistant Commissioner of Patents
Washington, D.C. 20231

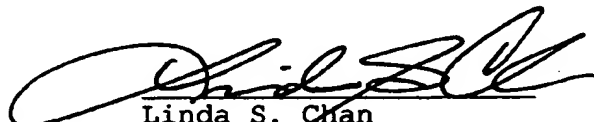
JC912 U.S. PTO
09/723117
11/27/00

SUBMISSION OF PRIORITY DOCUMENT

S I R:

Attached herewith is Japanese patent application No.
2000-076245 of March 17, 2000 whose priority has been claimed in
the present application.

Respectfully submitted


Linda S. Chan
Reg. No. 42,400

HELFGOTT & KARAS, P.C.
60th FLOOR
EMPIRE STATE BUILDING
NEW YORK, NY 10118
DOCKET NO.:FUJO18.000
LHH:priority

Filed Via Express Mail
Rec. No.: EL522395533US
On: November 27, 2000
By: Lydia Gonzalez
Any fee due as a result of this paper,
not covered by an enclosed check may be
charged on Deposit Acct. No. 08-1634.

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

2000年 3月17日

出 願 番 号
Application Number:

特願2000-076245

出 願 人
Applicant(s):

富士通株式会社

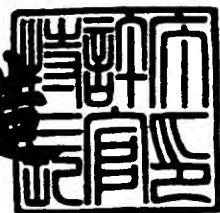
JC912 U.S. PRO
09/723117
11/27/00

CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年 9月 8日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2000-3071442

【書類名】 特許願

【整理番号】 9903345

【提出日】 平成12年 3月17日

【あて先】 特許庁長官殿

【国際特許分類】 H04L 12/46

【発明の名称】 A T Mセルサービス装置及びその方法

【請求項の数】 11

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 塚本 慶一郎

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100074099

【住所又は居所】 東京都千代田区二番町8番地20 二番町ビル3F

【弁理士】

【氏名又は名称】 大菅 義之

【電話番号】 03-3238-0031

【選任した代理人】

【識別番号】 100067987

【住所又は居所】 神奈川県横浜市鶴見区北寺尾7-25-28-503

【弁理士】

【氏名又は名称】 久木元 彰

【電話番号】 045-573-3683

【手数料の表示】

【予納台帳番号】 012542

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9705047

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 A T Mセルサービス装置及びその方法

【特許請求の範囲】

【請求項 1】 光同期通信ネットワークに、北米非同期通信ネットワークを介して、A T Mセルを収容するA T Mセルサービス装置において、

光同期通信ネットワークの信号を終端する光同期通信ネットワーク信号終端手段と、

北米非同期通信ネットワークの信号を終端する北米非同期通信ネットワーク信号終端手段と、

該光同期通信ネットワークの信号、あるいは、該北米非同期通信ネットワークの信号からA T Mセルを抽出するA T Mセル抽出手段と、

該A T Mセル抽出手段で抽出されたA T Mセルを該北米非同期通信ネットワークの信号、あるいは、該光同期通信ネットワークの信号にマッピングするA T Mセルマッピング手段と、

該A T Mセルがマッピングされた北米非同期通信ネットワークの信号、あるいは、該A T Mセルがマッピングされた光同期通信ネットワークの信号を送信する信号送信手段と、

を備えることを特徴とするA T Mセルサービス装置。

【請求項 2】 前記A T Mセルサービス装置は、

光同期通信ネットワークの信号を光同期通信ネットワークへ接続する光同期通信ネットワークインターフェース手段と、

光同期通信ネットワークの信号をA T Mネットワークへ直接接続するA T Mネットワークインターフェース手段と、

を更に備えることを特徴とする請求項 1 に記載のA T Mセルサービス装置。

【請求項 3】 前記A T Mセルサービス装置は、少なくとも前記光同期通信ネットワーク信号終端手段を、前記光同期通信ネットワークインターフェース手段と、A T Mネットワークインターフェース手段とに共用して備え、該A T Mセルサービス装置のハードウェア量を縮小する構成を有することを特徴とする請求項 2 に記載のA T Mセルサービス装置。

【請求項 4】前記 A T M セル抽出手段は、

前記北米非同期通信ネットワーク信号に A T M セルをダイレクトにマッピングした信号から A T M セルを抽出する第 1 の手段と、

該北米非同期通信ネットワーク信号に所定のフォーマットで A T M セルをマッピングした信号から A T M セルを抽出する第 2 の手段と、

を備え、第 1 の手段と第 2 の手段のハードウェアの一部を共用することでハードウェア量の削減を行うことを特徴とする請求項 1 に記載の A T M セルサービス装置。

【請求項 5】前記所定のフォーマットは、P L C P であることを特徴とする請求項 4 に記載の A T M セルサービス装置。

【請求項 6】前記信号送信手段は、

光同期通信ネットワーク、あるいは、北米非同期通信ネットワークから入力された A T M セルが障害を含んでいる場合に、障害発生を示す専用の A T M セルを生成し、該入力された A T M セルの代わりに、該生成した A T M セルを送信することを特徴とする請求項 1 に記載の A T M セルサービス装置。

【請求項 7】光同期通信ネットワークに、北米非同期通信ネットワークを介して、A T M セルを収容する A T M セルサービス方法において、

(a) 光同期通信ネットワークの信号を終端するステップと、

(b) 北米非同期通信ネットワークの信号を終端するステップと、

(c) 該光同期通信ネットワークの信号、あるいは、該北米非同期通信ネットワークの信号から A T M セルを抽出するステップと、

(d) 該ステップ (c) で抽出された A T M セルを該北米非同期通信ネットワークの信号、あるいは、該光同期通信ネットワークの信号にマッピングするステップと、

(e) 該 A T M セルがマッピングされた北米非同期通信ネットワークの信号、あるいは、該 A T M セルがマッピングされた光同期通信ネットワークの信号を送信するステップと、

を備えることを特徴とする A T M セルサービス方法。

【請求項 8】前記 A T M セルサービス方法は、

(f) 光同期通信ネットワークの信号を光同期通信ネットワークへ接続するステップと、

(g) 光同期通信ネットワークの信号を A T M ネットワークへ直接接続するステップと、

を更に備えることを特徴とする請求項 7 に記載の A T M セルサービス方法。

【請求項 9】 前記ステップ (c) は、

(h) 前記北米非同期通信ネットワーク信号に A T M セルをダイレクトにマッピングした信号から A T M セルを抽出するステップと、

(i) 該北米非同期通信ネットワーク信号に所定のフォーマットで A T M セルをマッピングした信号から A T M セルを抽出するステップと、

を備えることを特徴とする請求項 7 に記載の A T M セルサービス方法。

【請求項 1 0】 前記ステップ (e) は、

光同期通信ネットワーク、あるいは、北米非同期通信ネットワークから入力された A T M セルが障害を含んでいる場合に、障害発生を示す専用の A T M セルを生成し、該入力された A T M セルの代わりに、該生成した A T M セルを送信することを特徴とする請求項 7 に記載の A T M セルサービス方法。

【請求項 1 1】 同期、非同期通信ネットワークに対して、A T M セルを収容する A T M セルサービス装置において、

フレーム同期はずれ、信号の欠落又は信号障害を検出する検出手段と、

該検出手段の検出により、同期フレームに I D L E セルか、U n a s s i g n e d セルをマッピングするセル挿入手段と
を有する A T M セルサービス装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、A T M ネットワークからの A T M セルを北米新同期信号に多重する A T M セルサービス装置に関する。

【 0 0 0 2 】

【従来の技術】

従来、北米新同期ネットワーク（SONET: Synchronous Optical Network、ANSI TI-105参照）、また、日本におけるTTC（電気通信技術委員会）標準（JT-G707, JT-708, JT-G709参照）に従う新同期通信ネットワークに北米非同期通信ネットワークの信号を収容するための多重装置あるいは、北米非同期通信ネットワーク（PDH: Plesiochronous Digital Hierarchyネットワーク）にATM（Asynchronous Transfer Mode）セルを収容するための多重装置は存在した。

【0003】

現在、北米伝送ネットワークでは、北米非同期信号のネットワーク（以下、DSnネットワークとする）と北米新同期（SONET）信号のネットワーク（以下、SONETネットワークとする）が存在する。

【0004】

このDSnネットワークとSONETネットワークを接続する場合において、SONET光伝送装置が用いられるが、DS3（44.736Mbps）信号のネットワーク（以下DS3ネットワークとする）を、SONETネットワーク上において、STS-1（51.84Mbps）信号単位で分離多重出来るネットワーク（以下SONET STS-1ネットワークとする）に接続する装置は、実用化されていたが、DS3（44.736Mbps）信号内のSTM及び、ATMセルをフレキシブルにSONETネットワーク上において、STS-1（51.84Mbps）信号単位で分離多重出来るネットワークに接続する装置は、これまで実用化されていなかった。

【0005】

なお、以下の説明は、SONETの場合についてのみ行うが、SONETとTTC標準との対応は明らかであろう。

【0006】

【発明が解決しようとする課題】

近年、北米非同期DS3 STMネットワークを運用しながらでも、ATMセルのSTS-1単位での多重分離などの処理が可能で、ATMネットワークから北米新同期SONETネットワークに乗り込むことを可能とする装置の要求が高

まっている。

【 0 0 0 7 】

この場合、従来の S T M 装置と A T M 装置とを組み合わせる方法では、装置規模を大きくし、消費電力の増大を招いてしまう。また、アラーム検出時の出力 A I S 信号の生成方法として、従来の S O N E T 側での方法をそのまま採用したのでは、回路規模を大きくし、消費電力の増大を招く。

【 0 0 0 8 】

本発明の課題は、北米新同期ネットワークをサポートする装置において、A T M セルサービスを提供可能な A T M セルサービス装置を提供することである。

【 0 0 0 9 】

【課題を解決するための手段】

本発明の A T M セルサービス装置は、光同期通信ネットワークに、北米非同期通信ネットワークを介して、A T M セルを収容する A T M セルサービス装置において、光同期通信ネットワークの信号を終端する光同期通信ネットワーク信号終端手段と、北米非同期通信ネットワークの信号を終端する北米非同期通信ネットワーク信号終端手段と、該光同期通信ネットワークの信号、あるいは、該北米非同期通信ネットワークの信号から A T M セルを抽出する A T M セル抽出手段と、該 A T M セル抽出手段で抽出された A T M セルを該北米非同期通信ネットワークの信号、あるいは、該光同期通信ネットワークの信号にマッピングする A T M セルマッピング手段と、該 A T M セルがマッピングされた北米非同期通信ネットワークの信号、あるいは、該 A T M セルがマッピングされた光同期通信ネットワークの信号を送信する信号送信手段とを備えることを特徴とする。

【 0 0 1 0 】

A T M セルサービス方法は、光同期通信ネットワークに、北米非同期通信ネットワークを介して、A T M セルを収容する A T M セルサービス方法において、（a）光同期通信ネットワークの信号を終端するステップと、（b）北米非同期通信ネットワークの信号を終端するステップと、（c）該光同期通信ネットワークの信号、あるいは、該北米非同期通信ネットワークの信号から A T M セルを抽出するステップと、（d）該ステップ（c）で抽出された A T M セルを該北米非同

期通信ネットワークの信号、あるいは、該光同期通信ネットワークの信号にマッピングするステップと、(e) 該ATMセルがマッピングされた北米非同期通信ネットワークの信号、あるいは、該ATMセルがマッピングされた光同期通信ネットワークの信号を送信するステップとを備えることを特徴とする。

【0011】

従来、光同期通信ネットワークと北米非同期通信ネットワークとのインターフェース及び、北米非同期通信ネットワークとATMネットワークのインターフェースは存在していたが、ATMネットワークから、北米非同期通信ネットワークを介して、光同期通信ネットワークに接続するための装置は存在しなかった。

【0012】

本発明によれば、ATMセルを非同期通信ネットワークの信号にマッピングする方法を提供し、非同期通信ネットワークにおいてATMセルサービスを行うことができる装置を提供することが可能となった。

【0013】

なお、本発明においては、光同期通信ネットワークと言った場合には、SONETネットワーク、SDHネットワーク、日本におけるTTC標準のネットワーク等を示すものとする。

【0014】

【発明の実施の形態】

図1は、本発明の実施形態のATMセルサービス装置と各種ネットワークとの関係を示した図である。

【0015】

DS3ネットワーク13は、現在北米において広く普及しており、現存のネットワークとして将来も残る可能性が高い。これに対し、近年では、ATMネットワーク14もほぼ実現化されており、ATMネットワーク14の境界装置（他のネットワークとの境界に位置する装置）15とDS3ネットワーク13のATMネットワーク15側の境界装置16との間にインターフェース装置を設けることによって、ATMネットワーク15とDS3ネットワーク13の相互の乗り入れが可能となっている。

【 0 0 1 6 】

また、最近では、伝送信号形態として光信号を使用する S O N E T ネットワークが実現されている。S O N E T ネットワークは、リング状に構成されることが多く、図 1 のように、複数のノード（A D M 装置（Add/Drop Multiplexer 装置））がリング状に接続された S O N E T リングネットワーク 1 0 を構成している。この S O N E T リングネットワーク 1 0 に乗り入れる場合には、信号をいずれかのノード 1 1 から入力する必要がある。また、S O N E T リングネットワーク 1 0 から信号を受け取るためには、いずれかのノード 1 1 で抽出される信号を受信する必要がある。そこで、D S 3 ネットワーク 1 3 の S O N E T リングネットワーク 1 0 側の境界装置 1 7 とノード 1 1 をインターフェースを介して接続する。

【 0 0 1 7 】

この場合、従来では、D S 3 ネットワーク 1 3 の信号を S O N E T リングネットワーク 1 0 の信号にマッピングするインターフェース装置は設けられていたが、D S 3 ネットワーク 1 3 に接続される A T M ネットワーク 1 4 の A T M セルを直接 S O N E T リングネットワーク 1 0 の信号にマッピングする装置は存在しない。

【 0 0 1 8 】

本発明の実施形態の A T M セルサービス装置 1 2 は、S O N E T リングネットワーク 1 0 のノードである A D M 装置 1 1 内あるいは、その外部であって、D S 3 ネットワーク 1 3 の境界装置 1 7 とのインターフェース部分に設け、A T M セルがマッピングされた D S 3 ネットワーク 1 3 の信号の A T M セルを S O N E T リングネットワーク 1 0 の信号に載せ変えること、または、A T M セルがマッピングされた S O N E T リングネットワーク 1 0 の信号の A T M セルを D S 3 ネットワーク 1 3 の信号にマッピング可能とする装置である。

【 0 0 1 9 】

図 2 は、本発明の実施形態の A T M セルサービス装置の概略構成を示した図である。

図 2 において、北米非同期 D S 3 ネットワークから入力した D S 3（4 4 . 7

3 6 M b p s) 信号は、北米非同期 D S 3 / A T M セルデマッピング部 2 0 の D S 3 インターフェース回路 2 1 において D S 3 信号を終端し、A T M セル抽出回路 2 2 において D S 3 信号から A T M セルを抽出する。A T M セル / 北米新同期 S O N E T S T S マッピング部 2 3 では、A T M セルを S O N E T S T S 信号にマッピングする。この時、D S 3 信号が S T M (S y n c h r o n o u s T r a n s f e r M o d e) 信号ならば、D S 3 信号から A T M セルを抽出する A T M セル抽出回路 2 2 をバイパスする。

【 0 0 2 0 】

逆に、北米新同期 S O N E T ネットワークから入力した S T S 信号は、北米新同期 S O N E T S T S / A T M セルデマッピング部 2 4 の S T S デマッピング回路 2 5 において、S T S - 1 信号を終端し、A T M セル抽出回路 2 6 において S T S - 1 信号から A T M セルを抽出する。このとき、S T S 信号が S T M 信号ならば、S T S 信号から A T M セルを抽出する A T M セル抽出回路 2 6 をバイパスする。A T M セル / 北米非同期 D S 3 マッピング部 2 7 では、A T M セルを D S 3 信号にマッピングする。このとき、S T S 信号が S T M 信号をマッピングしたもののならば、そのまま D S 3 にマッピングする。

【 0 0 2 1 】

また、後述するように、本発明の実施形態では、D S 3 信号における A T M セルサービス装置を実現させる上で、S O N E T 側でのアラーム検出時の出力 A I S 信号の周波数の安定化を実施するために、S T M モード時は、A T M モード時にセルの多重に使用する V C X O (局発振器) を自走させて使用することで、アラーム発生時においても、周波数変動は V C X O の偏差分のみの変動しか持たず、かつ、S T M モード時に使用しない、A T M モード用 V C X O を用いることで、改めて発振器を用意すること無く、回路規模を縮小することが出来る。

【 0 0 2 2 】

図 3 は、本発明の実施形態に従った A T M セルサービス装置の全体構成を示すブロック図である。

なお、図 3 において、× 3 c h と記載されているブロックは、3 チャンネル分の同じ構成が設けられていることを示している。また、以下の実施形態では、図 2

のDS3ネットワークとSONETネットワークとの接続にのみ限定されるものではなく、SONETネットワークとSONETネットワークとの接続、DS3ネットワークとSONETネットワークとの接続、E3ネットワークとSONETネットワークとの接続に適用できるものである。従って、SONETネットワークを上流ネットワークとし、このSONETネットワークに接続する、SONETネットワーク、DS3ネットワーク、あるいは、E3ネットワークを下流ネットワークとする。

【0023】

図3の左からラインインターフェースブロックに入力するDTPinは、下流ネットワークのポジティブ信号であり、DTNinは、下流ネットワークのネガティブ信号であり、更に、CLKinは、ポジティブ信号とネガティブ信号を送信する際に一緒に伝送されるクロック信号である。

【0024】

これらの信号がラインインターフェースブロックに入力すると、まず、ループバック転送するためのブロックLBを通過する。ブロックLBは、障害が生じたときなどに、信号をこの部分で折り返し伝送するものである。下流ネットワーク信号の折り返しと同様に、上流ネットワーク信号も、必要な場合には、ブロックLBにおいて、折り返し伝送される。ブロックLBでループバックされない場合には、下流ネットワークからの信号は、ブロック30に入力される。

【0025】

ブロック30では、ブロックDECにおいて、信号がデコードされ、ブロックBPV ERR DETにおいて、デコード信号にビットエラーがあるか否かが判断される。また、ブロックLOS DETにおいては、信号の欠落があるか否かが判断され、AIS DETでは、信号にアラーム・インディケーション・シグナルが含まれているか、すなわち、デコードされた信号情報に誤りが含まれているか否かが判断される。また、ブロックSYNCでは、DS3信号の同期が取れているか否かが判断される。同期が取れていない場合には、受信した信号は正常には受け取れていないと判断する。更に、DS3信号の同期が取れており、信号が正常に受信されていると、ブロックS/LOH DROPにおいて、セクシ

ョンオーバーヘッドとラインオーバーヘッドが抽出される。

【0026】

このように、ラインインターフェースブロックに入力されたDS3信号は、上記各ブロックにおいて処理され、データとして、STS多重ブロックに入力される。また、このとき、データと一緒にクロック信号とAIS信号がSTS多重ブロックに入力される。

【0027】

STS多重ブロックでは、入力されたデータの種類により処理を分ける。すなわち、入力されたDS3信号がSTS-1信号をマッピングしたものである場合には、ブロック32に信号が入力される。ブロック32では、メモリMEMSに信号を格納し、所定のクロックで出力することにより、デスタップを行う。また、ブロックPTR GENでは、SONETネットワークの信号フォーマットであるSTS-1フレームの位相ずれを調整するためのポインタを生成し、信号に埋め込んで出力する。

【0028】

また、STS多重ブロックに入力された信号がDS3信号にSTM信号をマッピングした信号である場合には、メモリMEMSにおいて、ビットレートを変換して出力する。

【0029】

更に、STS多重ブロックに入力された信号がDS3信号にATMセルをマッピングした信号である場合には、ブロックPLCP SYNCとブロックCR SYNCにおいて、ATMセルをDS3にマッピングする際に予め決められたフォーマットであるPLCP (Physical Layer Convergence Protocol) フレームの同期をとり、更に、ATMセルの同期をCRバイトを用いてとり、ATMセルをブロックCELL Buffに入力する。ブロックCELL Buffはバッファであり、入力されたATMセルをSTS-1信号のビットレートに合致するようなタイミングで出力する。

【0030】

このようにして、STS-1信号のビットレートに合致した信号が生成される

と、ブロックSTS POH INSにおいて、パスオーバーヘッドがこれらの信号に挿入され、ブロックJ1 INSにおいて、パスオーバーヘッドにフレームの先頭を示す識別子をJ1バイトが挿入される。そして、ブロックS/LOH GENにおいて、セクションオーバーヘッドとラインオーバーヘッドが生成され、ブロックSTS-1 MAPにおいて、上記で生成された信号に付加されてSTS-1信号とされ、ブロックSTS-3 BYTE MUXにおいて、STS-1信号が3チャンネル分多重されてSTS-3信号とされる。そして、ブロックSTS-3 SPGにおいて、STS-3信号と共に送信されるクロック信号が生成されて、上記で生成されたSTS-3信号と共に送出される。

【0031】

ブロックDwn DETは、SONETネットワークから入力される同期クロック信号がダウンしていないか否かを判断する機能である。

また、SONETネットワークから入力される信号は、最初にSTS分離ブロックに入力される。図3では、現用回線(WORK)と予備回線(PROTECTION)の信号が入力されている。現用回線と予備回線は、それぞれデータを伝送する回線とクロック信号を伝送する回線とからなっている。従って、STS分離ブロックにおいても、STS-3信号の同期が正しいか否かを判断するブロックSTS-3 SYNCが現用と予備にそれぞれ設けられている。また、STS-3フレームのB1バイトを用いて、STS-3フレームに信号誤りがないか否かをチェックするブロックB1 CHKもそれぞれ現用と予備に設けられている。ブロックDwn DETは、上述したように、SONETネットワークから送信される同期クロックがダウンしていないか否かを判断する機能である。

【0032】

ブロックSTS-3 PGは、SONETネットワークのSTS-3信号に同期したパルスを生成するブロックである。また、ブロックP-SWは、SONETネットワークから入力された現用回線と予備回線の切り替えを行うプロテクションスイッチである。そして、入力されたSTS-3信号は、ブロックSTS-3 BYTE DMUXにおいて、STS-1信号に分離される。分離されたSTS-1信号は、ブロックSTS POH DETにおいて、パスオーバーヘッド

が検出され、ブロック J1 CHKにおいて、J1バイトのチェックが行われ、ブロック S/LOH DETにおいて、セクションオーバーヘッドとラインオーバーヘッドが検出される。

【0033】

そして、STS-1信号から得られたデータが他のプロトコルをマッピングしていないデータである場合には、ブロック 35に入力され、メモリMEMに格納される。そして、メモリMEMからDS3信号のビットレートに合致した速度で読み出され、ラインインターフェースブロックに送出される。

【0034】

STS-1信号から得られたデータがSTM信号をマッピングしたものである場合には、ブロック 36に入力される。ブロック 36においては、DS3信号のデスタッフが行われ、わずかな同期信号からのずれが修正される。更に、デスタッフ後の信号は、ブロック BIT LEAKに入力され、STS-1からヘッダが取り除かれたために出来た、信号のビットレートの揺らぎが修正されてラインインターフェースブロックに出力される。

【0035】

また、STS-1信号から得られたデータがATMセルをマッピングしたものである場合には、ブロック 37に入力される。ブロック 37においては、ブロック CR SYNCにおいて、ATMセルの同期が取れているか否かが確認され、次に、ブロック PLCP MAPにおいて、ATMセルをPLCPフォーマットにマッピングし、ラインインターフェースブロックに送出する。

【0036】

STS分離ブロックからは、上記のようにして得られたデータの他に、クロック信号やAISがラインインターフェースブロックのブロック 31に入力される。

【0037】

ブロック 31では、局所発振器からの周期信号をブロック PLLにおいて、周波数調整して、所望のクロック信号を得る。ブロック VCXO DOWN DETは、局所発振器がダウンしているか否かを検出する機能である。

【 0 0 3 8 】

S T S 分離ブロックからラインインターフェースブロックへ入力されたデータは、メモリ M E M R に格納され、ブロック P L L で生成されたクロック信号に基づいて読み出され、D S 3 信号のビットレートと合致したビットレートの信号とされる。更に、ブロック S / L O H I N S において、セクションオーバーヘッドとラインオーバーヘッドが挿入され、ブロック S Y N C において、生成された D S 3 信号の同期が確認され、ブロック C O D でコーディングされて、出力される。

【 0 0 3 9 】

このようにして、コーディングされた D S 3 信号は、ブロック L B を通して下流ネットワークに送出される。

図 4 ～ 図 9 は、本発明の実施形態の A T M セルサービス装置の下流ネットワークから S O N E T ネットワークへの信号を処理する上り側インターフェース装置の詳細な構成図である。

【 0 0 4 0 】

なお、以下では、1 チャンネル分について説明するが、実装形態としては、1 チップに 3 チャンネル分が実装される。

図 4 は、1 チャンネル分のインターフェース装置の下流ネットワーク側の半分の構成を示しており、同図の左から、デジタル信号に変換された下流側信号が入力されることを前提にしている。まず、下流ネットワーク側からポジティブデータ D A T A (p) と、ネガティブデータ D A T A (n) 、及びクロック C L K が入力される。セレクタ 4 0 は、この通常入力データとループバック時に同図の T - L B から入力されるデータとの何れかを選択し、出力する。入力されたデータは、分岐 4 1 - 1 、 4 1 - 2 において、いずれかに分岐される。下流データに E 3 フォーマットで A T M セルがマッピングされている場合には、図 4 の下側に出力し、その他の場合は、図の左側に出力する。この切り替えは、ユーザが本実施形態の A T M セルサービス装置を使用する場合に、当該装置に入力される下流信号は、A T M セルを E 3 フォーマットで搭載しているか否かを予め知得しておき、それに合わせて、分岐 4 1 - 1 、 4 1 - 2 からどの方向に信号を送出するかを決

定して、設定する。分岐 4 1 - 1、4 1 - 2 は、通常、2 つのフリップフロップとイネーブル信号からなっており、イネーブル信号を一方のフリップフロップにし、他方にイネーブル信号の論理反転したものをすることにより、一方にのみ信号を送出するようにする。以下の図及び説明において、分岐部分が四角で示されている場合は、分岐 4 1 - 1、4 1 - 2 と同様の構成を意味するとする。

【 0 0 4 1 】

分岐 4 1 - 1、4 1 - 2 から図 4 の左側に信号が出力された場合には、信号は、LOS (Loss of Signal) 決定部 4 2 にされる。ここにおいて、信号の欠損があるか否かが判断される。さらに、該信号は、デコーダ 4 3 にされて、デコードされ、デコードの結果のビット誤り検出部 B P V でビット誤りが検出される。その検出結果は、不図示の管理装置に送信される。

【 0 0 4 2 】

デコードされた信号は、分岐 4 4 において、下流信号が S T S - 1 信号であるときには、図の左側に送され、S T M をダイレクトマッピングしたもの、あるいは、A T M をマッピングしたものである場合には、図の下側に送される。

【 0 0 4 3 】

S T S - 1 信号である場合には、次に、シリアル／パラレル変換部 S / P によってパラレル信号に変換され、S T S - 1 信号の同期検出部 S T S - 1 S Y N C にされる。同期検出部 S T S - 1 S Y N C で検出した結果は、フレームはずれ決定部 O O F D E T にされて、フレームはずれが生じていないか否かが判断される。

【 0 0 4 4 】

次に、該信号は、デスクランブル部 D S C R にされて、デスクランブルされて出力される。そして、B 2 バイトチェック部 B 2 C H K において、B 2 バイトがチェックされ、S 1 バイトチェック部 S 1 L O S M E S において、S 1 バイトのメッセージチェックが行われ、Z 2 バイトチェック部 Z 2 F E B E _ _ L において、ラインオーバーヘッドの F E B E (Far End Block Error) がチェックされてエラーが生じていないか判断される。更に、セクション／ラインオー

バヘッド抽出部 S/LOH DROP において、セクションオーバーヘッドとラインオーバーヘッドが信号から抽出される。これらのオーバーヘッドのデータは、管理装置に送られると共に、対向局警報検出部 RDI__L DET において、ラインオーバーヘッドの対向局警報情報が検出され、AIS 検出部 AIS__L DET において、ラインオーバーヘッドの AIS が検出される。

【0045】

更に、次の段では、ポインタ検出部 PTR DET において、ポインタが検出され、ロス・オブ・ポインタ検出部 LOP DET において、Loss Of Pointer の状態が検出される。また、AIS__P 検出部 AIS__P DET では、パスオーバーヘッドの AIS が検出される。更に、H1、H2 検出部では、H1、H2 バイトが全て“1”に設定されているか否かを判断する。この H1、H2 バイトが全て“1”に設定されている場合には、現在処理中の STS-1 信号がエラー信号であると判断する。

【0046】

次に、分岐 44 において、図の下側に信号が送出された場合には、この信号は、セクタ 45 と 46 に入力される。セクタ 45 は、後述のテストパターン生成部からのテストパターン信号を入力するか、あるいは、下流ネットワークからの通常信号を入力するかを選択する。セクタ 46 は、テストパターン信号の送信が行われている場合に、そのテストパターン信号をテストパターン検出部 TEST Pattern DET に入力するか否かを選択するセクタである。

【0047】

セクタ 45 において、下流ネットワークからの通常信号を選択した場合には、DS3 同期部 DS3 SYNC にこの信号が入力される。DS3 同期部 DS3 SYNC 45-1 では、STS-1 の場合と同様に、DS3 信号の同期状態が検出され、フレームはずれ検出部 OOF DET 45-2 において、DS3 信号のフレームはずれ (OOF: Out Of Frame) が起こっているか否かが判断される。また、フレームエラー検出部 F. M. Err では、フレーム自身のビット列にエラーが生じていないか否かを判断する。その結果は、管理装置に送信される。

【0048】

DS3同期部において同期検出された信号は、次に、パリティチェック部 Parity CHKにおいて、パリティチェックを受け、次に、信号障害を示す AIS/BLUE信号検出部 AIS/BLUE DET45-3において、信号障害の発生状況が検出される。AIS信号を使用するか、BLUE信号を使用するかは、ユーザが選択して、設定する。BLUE信号は、用途はAIS信号と同様であって、DS3に設けられた固有の信号であり、BELLCORE規格 GR499-CORE10.5.1.1に準拠したものである。更に、アイドル信号検出部 IDLE SIGNAL DET45-4では、現在処理している信号がアイドル信号であるか否かを判断する。RAI検出部 RAI DETでは、DS3信号のRAIバイトを見て、STS-1のRDIと同様の対局警報を検出する。

【0049】

Cビットパリティ検出部 C-bit Parityでは、DS3信号が、DS1信号が直接マッピングされたCビットフォーマット信号であるか否かによって、Cビットフォーマットのパリティを検出する。本実施形態のATMセルサービス装置に入力されるDS3信号がCビットフォーマットを使用しているか否かの情報は、ユーザが取得し、不図示の管理装置から、Cビットパリティ検出部 C-bit Parityを動作させるか否かを設定する。Cビットパリティ検出部 C-bit Parityが動作している場合には、Cビットフォーマットを使用して、対局警報情報 FEAC、ブロックエラー FEBE、Cビットフォーマットのパリティ、信号がどこから送出されたか等のメッセージである ISIDメッセージを検出する。FEACは、対局において警報が生じた場合に、信号をループバックする機能を備えており、ループバックするか否かは、不図示のループバックコントローラ LB contに送信される。

【0050】

そして、当該信号は、分岐49に入力される。分岐49では、ユーザが、DS3信号がSTM信号がマッピングされたものか、ATMセルがマッピングされたものかによって、FF（フリップフロップ）のいずれかを設定してFFから出力

されるようにする。

【 0 0 5 1 】

分岐 4 1 - 1、4 1 - 2 で、図の下方に信号が出力された場合は、E 3 フォーマットによって A T M セルがマッピングされていることを示す。この場合、信号は、デコーダ 4 8 によってデコードされ、ビット誤り検出部 B P V によってビット誤りが生じているか否かが判断され、結果は、不図示の管理装置に送られる。次に、信号は、A I S 検出部 A I S D E T によって検出され、障害が生じていないか否かの判断が行われる。

【 0 0 5 2 】

次に、E 3 同期部 E 3 S Y N C において、E 3 フォーマットの同期状態が検出されフレームはずれ検出部 O O F D E T において、フレームはずれが生じているか否かが判断される。更に、R D I 検出部 R D I D E T において、対局警報が検出され、F E B E 検出部で、ブロックエラーが検出され、B I P - 8 エラー検出部 B I P - 8 E R R D E T において、ビットエラーが生じていないか否かが判断される。そして、次に、E 3 フォーマットのタイミングマーカを検出し、更に、ペイロードタイプをペイロードタイプ検出部 P a y l o a d T y p e D E T で検出し、N R / G C 検出部 N R / G C D E T において、E 3 フォーマットの保守情報である N R バイトと G C バイトを検出する。

【 0 0 5 3 】

セクタ 4 6 は、後述するテストパターン生成部から送出されたテストパターンが D S 3 フォーマットのものか、E 3 フォーマットのものかによって、デコーダ 4 3 から入力された信号か、D S 3 S Y N C 4 8 を介して入力された信号を選択し、テストパターン検出部 T E S T P a t t e r n D E T に入力するものである。セクタ 4 7 は、下流ネットワーク側から入力されたテスト信号か、上流ネットワーク側から入力されたテスト信号のいずれをテストパターン検出部 T E S T P a t t e r n D E T に入力するかを選択するものである。テストパターン検出部 T E S T P a t t e r n D E T には、1 チップ上に実装される 3 チャンネル分のテスト信号の内、いずれかが入力される。

【 0 0 5 4 】

図 5 は、クロック選択回路の構成図である。

図 4 のインターフェース装置は、1 チップ上に 3 チャンネル分実装されるが、そのインターフェース装置外のチップ上に図 5 の回路は設けられる。図 5 の回路は、図 4 の下流ネットワークからのクロック信号を 3 チャンネル分入力し、インターフェース装置のドライブクロックセクタ DRV CLK SEL でいずれかのクロックを選択し、ドライブクロックとして出力する。すなわち、1 チップに搭載されている 3 チャンネル分のインターフェース装置は、3 チャンネルのクロック信号の内、最も精度の良いものを共通に用いて動作することになる。

【 0 0 5 5 】

図 6 は、図 4 のインターフェース装置の S O N E T ネットワーク側の半分の構成を示す図である。

図 4 の回路から入力された S T S - 1 信号は、ポインタ変更メモリ P o i n t e r C h a n g e M E M に入力される。ポインタ変更メモリ P o i n t e r C h a n g e M E M では、下流ネットワークからのクロックと、インターフェース装置が生成するクロックとのずれを修正するために、スタップ/デスタップして S T S - 1 信号を出力する。次に、スタップ/デスタップすることによって、S T S - 1 信号の先頭位置がずれるので、ポインタ生成部 P o i n t e r G E N において、ポインタの値をインクリメントしたり、デクリメントして、S T S - 1 信号に挿入する。そして、このように処理された S T S - 1 信号は、セクタ 5 0 から出力される。

【 0 0 5 6 】

また、DS 3 に STM 信号がダイレクトマップされている信号が図 4 の回路から入力された場合には、DS 3 メモリ D S 3 M E M において、信号のビットレートを変換し、A I S 挿入部 D S 3 A I S I N S 及びアイドル信号挿入部 D S 3 I D L E I N S において、必要があるばあいには、A I S 信号あるいは、アイドル信号が挿入される。そして、ダイレクトマッピング部 D S 3 D i r e c t M a p p i n g 及び、スタップ制御部 S t u f f C o n t r o l において、スタップ制御をしながら、DS 3 信号を S T S - 1 信号にダイレクトマッピングする。そして、セクタ 5 1 を通過し、パスオーバーヘッド挿入部 S T S

POH INSにおいて、オーバヘッドの各バイト（J 1、F 1、Z 3、Z 4、Z 5、C 2、G 1、B 3）が生成された後、パスオーバヘッドとしてセクタ 5 1からの信号に挿入される。C 2バイトは、STS-1フレームのペイロードにどのような種類の信号が含まれているかを示すバイトで、ブロック C 2 GENを介して、マン・マシン・インターフェースMMIからユーザが設定可能となっている。このようにして、構成されたSTS-1信号は、セクタ 5 0を介して出力される。

【 0 0 5 7 】

図 4 から、DS 3 信号にATMセルがマッピングされた信号DS 3 ATM Dataが入力された場合には、分岐 5 2において、ATMセルがダイレクトマッピングか、PLCPフォーマットでマッピングされているかによって処理が分かれる。ダイレクトマッピングされている場合には、セクタ 5 3、5 4 を介して出力される。

【 0 0 5 8 】

ATMセルがPLCPフォーマットでマッピングされている場合には、PLCP同期部DS 3 PLCP SYNC 5 2-1において、同期が検出され、フレームはずれ検出部 5 2-2で、フレーム同期はずれ（OUT OF FRAME）が起きているか否かが判断される。そして、次に、PLCPパスオーバヘッド検出部DS 3 PLCP POH DETにおいて、PLCPパスオーバヘッドの各バイトC 1、B 1、G 1、を検出し、デスタッフ部DS 3 PLCP Destuffにおいて、デスタッフされて、セクタ 5 3、5 4 を介して、次段の回路に送出される。ここで、図 4 に示されているLOS DET 4 2で信号の欠損（LOS）があると判断される場合、OOF DET 4 5-2でDS 3 信号のフレームはずれが起こった場合、AIS/BLUE DET 4 5-3で信号障害が検出された場合、IDLE SIGNAL DET 4 5-4で現在処理している信号がアイドル信号であると判断された場合又は、図 6 に示されるフレームはずれ検出部OOF 5 2-2でフレーム同期はずれが起きていると判断した場合は、図 7、図 8 のテーブルに基づいてハードウェアにより、IDLE CELL / Unassigned CELL INS 5 4-2からIDLE CELL又

はUnassigned CELLをセクタ55を通してDS3フレームにマッピングする。それと、同時に、いずれの場合にも、各DET(42、45-2、45-3、45-4)やOOF(52-2)の後段の回路からCELL buffer 54-3までの回路動作を停止状態にする。具体的には、DET(42、45-2、45-3、45-4)やOOF(52-2)の後段回路の出力を“L”に強制設定することで実現できる。ここで、図7、図8のテーブルは、DS3信号にATMセルがマッピングされている場合にAISやBLUE信号が検出された場合に分けて、どのような処理をすべきかを規定するテーブルである。

【0059】

また、E3フォーマットで、ATMセルがマッピングされていた場合には、図4の出力からそのままセクタ54を介して、次段の回路に出力される。

セクタ54から出力された信号は、HEC(Header Error Control)検査部HEC CRC CALにおいて、HECが異常を示しているか否かが算出され、HEC同期部HEC SYNC及びHEC同期状態監視部LCD/OCD/WORK stateにおいて、HECの同期状態がどのようなになっているかを調べる。そして、次に、ブロックCorrect/Defect stateに信号が入力される。このブロックでは、ユーザの指定により、HECの同期状態が崩れている場合、その障害を修正する機能である。ユーザが障害を修正すると指定した場合には、このブロックからは、HECの同期状態が修正されたATMセルが出力され、ユーザが障害を修正しないとした場合には、ATMセルはそのまま出力される。

【0060】

次に、ATMセルは、デスクランブルされ、不要セル廃棄部IDLE Cell/unassigned Cell Discardに入力される。ここでは、ATMセルが前述の処理により、アイドルセルであったり、ユーザデータを有していない空データである場合には、これらのATMセルを廃棄する。そして、ATMセルが廃棄されなかった場合には、ATMセルは、セルバッファに一旦格納された後、出力され、セクタ55を通過して、スクランブルされた後、セクタ51にを通過して、前述したSTS-1信号の処理を受ける。

【0061】

ATMセルがアイドルセルであったり、unassignedセルであると判断された場合には、アイドルセル／アンアサインドセル挿入部IDLE Cell/unassigned Cell INSからアイドルセルやアンアサインドセルが出力され、廃棄されたセルの代わりにセクタ55から送出される。このようにすることによって、アイドルセルやアンアサインドセルの場合には、受信したATMセルを処理した結果のアイドルセルやアンアサインドセルを出力しないので、ATMセルの処理途中で生じるクロックの揺らぎに影響を受けていないアイドルセルやアンアサインドセルを送出することができる。また、アイドルセルやアンアサインドセルは、DS3信号にATMセルがマッピングされている場合に行う上記各処理の途中で、ATMセルに障害が生じていると判断された場合にも、アイドルセル／アンアサインドセル挿入部からアイドルセルあるいはアンアサインドセルが出力される。これにより、やはり、上記処理を受けるATMセルが有するクロックの揺らぎによる影響を受けていないアイドルセルやアンアサインドセルが出力されることになる。従って、このアイドルセルやアンアサインドセルは、ネットワークをデータが伝送されることによって生じたクロックの揺らぎによる影響を受けていない、安定したクロックで送信される。

【0062】

OAMセル挿入部OAM Cell INSと、OAMセルへのHEC挿入部HEC INSは、ネットワークのメンテナンスをユーザが行う場合に、ユーザの指示によって、OAMセルを出力するものである。OAMセルをメンテナンスのために送信する場合には、通常運転時に伝送されるユーザデータを有するATMセルは伝送されないので、OAMセルがセクタ55から出力される。なお、後述するBP (Back Pressure) ジェネレータからのBPセルをOAMセルの代わりに挿入して送るためにも使用される。

【0063】

以上のようにして、セクタ50から出力されるSTS-1信号は、図9の回路に送信される。

図9は、STS-3信号の送出部の構成を示す回路図である。

【 0 0 6 4 】

まず、STS-3 多重部 STS-3 MUXでは、図4～図6で説明した1チャンネル分のSTS-1信号を3チャンネル分入力し、これらを多重してSTS-3信号を生成する。そして、この多重されたSTS-3信号にセクションオーバーヘッドとラインオーバーヘッドを挿入し、スクランブルをかけて、インターフェース部INFから送出する。インターフェース部からは、データであるBRDT1-8（8ビットパラレルデータ）と、フレームパルスBRFPOとが一組となって出力される。図4～図9で説明しているインターフェース装置には、ATMセルサービス装置の他のモジュールから入力される、現用系と予備系のフレームパルスSYSFPW、SYSFPPと、クロックパルスSYSCKW、SYSCKPが入力される。フレームパルス／クロックダウン検出部FP/CLK DOWN

DET56、57では、これらの信号がダウンしているか否かを検出する。セレクタ58は、上記のクロックの内、何れかを選択し、図4～図9で説明したインターフェース装置及び、後述する上流ネットワークから下流ネットワークへのインターフェース装置に動作基準となるクロックを与える。タイミング調整部は、クロックをインターフェース装置のメモリなどに分配する際（図9では、セレクタ58からのクロックがインターフェース装置のメモリなどに分配される構成の図示は省略してある）に生じるクロックの伝搬時間によって生じるタイミングずれを調整するものである。そして、このクロックは、本実施形態のインターフェース装置が収納されるATMセルサービス装置のメインのクロックBRCKと共に、STSパルス生成部STSPGに入力され、メインクロックに基づいて、システムクロックSYSCKW（P）の位相を調整し、インターフェースINFに入力して、データ及びフレームパルスを出力するための動作クロックとしている。なお、ブロックCLK DWNは、メインクロックがダウンしているか否かを判断する検出部である。

【 0 0 6 5 】

図10～図14は、本発明の実施形態のATMセルサービス装置の上流ネットワークから下流ネットワークへの信号を処理する下り側インターフェース装置の詳細な構成図である。

【 0 0 6 6 】

なお、図 1 0 ～ 図 1 4 には、1 チャンネル分の回路構成のみを示すが、実際には、3 チャンネル分の回路が 1 チップの実装される。

図 1 0 は、STS-3 信号の入力部分の回路構成を示した図である。

【 0 0 6 7 】

図 1 0 に示されるように、入力は、現用の STS-3 データ STSDTIW1-8 とクロック STS1CKW、及び、予備の STS-3 データ STSDTIP1 とクロック STS1CKP が存在する。データは、いずれも 8 ビットパラレルデータであることとしている。

【 0 0 6 8 】

2 つのブロック CLK DWN は、現用系及び予備系のクロックがダウンしているか否かを判断する機能ブロックである。上記信号は、それぞれ、現用系と予備系にそれぞれ設けられた STS-3 同期部 STS-3 SYNC に入力し、フレームずれ (OOF) が起きているか否かが判断される。次に、信号は、B1 バイト算出部 B1 Cal と、デスクランブル部 DSCR にそれぞれ入力される。デスクランブルされた信号は、STS-3 信号のセクション/ラインオーバーヘッド検出部 S/LOH DET に入力され、B1 バイト算出部 B1 Cal の算出結果と照らし合わせて、ビット誤りが生じていないか否かが判断される。さらに、デスクランブルされた信号は、現用系と予備系共に、プロテクションスイッチ P-SW に入力され、現用系か予備系のいずれかが選択される。

【 0 0 6 9 】

プロテクションスイッチ P-SW から出力された信号は、STS セクション/ラインオーバーヘッド検出部 STS S/LOH DET において、H1、H2 バイトのみが抽出され、STS-3 フレームの同期位置が検出される。また、プロテクションスイッチ P-SW から送出された STS-3 信号は、STS-3 分離部 STS-3 DMUX によって、STS-1 信号に分離され、それぞれのチャンネルの回路に送信される。

【 0 0 7 0 】

ここで、ブロック STS PG は、図 9 で説明したものを再掲したものである

図 1 1 は、図 1 0 の後段の回路を示す構成図である。

【 0 0 7 1 】

STS-3 分離部で STS-1 の信号に変換された後は、パス AIS 検出部 AIS-P において、パスオーバーヘッドの AIS の示す障害状態が検出される。また、ポインタ検出部 Pointer DET では、図 1 0 で検出された H1、H2 バイトを元に、ポインタを検出し、ポインタデスタッフ部 Pointer De-stuff において、ポインタのデスタッフが行われる。そして、分岐 6 0 において、受信した STS 信号が STS-1 信号そのものか、STM あるいは ATM 信号をマッピングしたものかによって、分岐させる。

【 0 0 7 2 】

信号が STS-1 信号そのものである場合には、ポインタ変更メモリ Pointer Change MEM において、スタッフが行われる。

信号が STM あるいは ATM 信号をマッピングしたものである場合には、B3 算出部 B3 Cal に入力されると共に、STS-1 のパスオーバーヘッド検出部 STS POH DET に入力され、B3 バイト、C2 バイト、G1 バイト、J1 バイト、及び、その他のバイトの検出が行われる。

【 0 0 7 3 】

次に、分岐 6 1 において、STS 信号が、STM 信号をマッピングしたものか、ATM セルをマッピングしたものかによって分岐させる。DS3 信号が、STM 信号をマッピングしたものである場合には、デスタッフ制御検出部 De-Stuff Control DET 及び DS3 ダイレクトマッピング/デスタッフ部 DS3 Direct Mapping Destuff に入力され、STM 信号を DS3 信号にデスタッフを行いながら、マッピングし、ビットリーク部 Bit Leak において、ビットレートの揺らぎが取られる。

【 0 0 7 4 】

ここで、ビットリーク部 Bit Leak には、局部発振器 VCXO からのクロックが直接入力されるが、デスタッフ制御検出部 De-Stuff Control DET 及び DS3 ダイレクトマッピング/デスタッフ部 DS3 Dir

ect Mapping Destuff には、局部発振器 VCXO からのクロックを $1/3$ に分周したクロックが入力される。また、局部発振器 VCXO からのクロックを $1/4$ に分周した信号は、パルスコンパレータ PC に入力され、同じく、パルスコンパレータ PC に入力される基準クロック REF CK (これは、図 9 の BRCK そのものである) との位相差が検出される。この位相差は、局部発振器 VCXO にフィードバックされ、基準クロック REF CK と常に同じ位相のクロックとなるように調整される。

【0075】

信号が ATM セルをマッピングしたものである場合には、分岐 61 において、図 11 の下方に送出される。ATM セルをマッピングしたものである場合には、次に、HEC 算出部 HEC CRC CAL に入力される。ここでは、CRC の算出方法として、OCTET 法と NIBBLE 法とがあるが、どちらを採用するかはユーザが設定する。次に、セル同期部 CELL SYNC において、ATM セルの同期状態が検出される。そして、次の段 (Correct/Defect state) で、ユーザの設定により、ATM セルの同期状態をそのままにしておくか、同期状態の復旧を行う。そして、次に、ATM セルは、デスクランブルされ、アイドルセル/アンアサインドセル廃棄部 IDLE Cell/Unassigned Discard において、ATM セルがアイドルセルあるいは、ユーザデータを持っていない空セルである場合には、その ATM セルは破棄される。

【0076】

ATM セルが破棄されなかった場合には、セルバッファに格納される。このとき、ビットレートを遅い速度に調整するが、SONET 側のビットレートが速いので、セルバッファから ATM セルを送出するのが間に合わず、バッファが一杯になってしまうことが起こる。このように、バッファが一杯になってしまった場合には、BP 生成部 BP GEN において、Back Pressure セルを生成し、図 6 の OAM セル挿入部から送出し、送り手側に一時的に信号の送信をストップさせる。

【0077】

セルバッファから送出されたATMセルは、セクタ62を介してスクランブラに送られ、スクランブルされる。もし、ATMセルがアイドルセルやアンアサインドセルである場合には、アイドルセル／アンアサインドセル挿入部IDLE Cell/Unassigned Cell INSからアイドルセルあるいはアンアサインドセルが挿入される。これによって、伝送路をデータと一緒に送信されてくるクロックの揺らぎに依存しないアイドルセルあるいはアンアサインドセルを送出することが出来る。このようにして、挿入されたアイドルセルやアンアサインドセルは、セクタ62から出力され、スクランブラにおいてスクランブルされる。

【0078】

分岐63においては、ATMセルのマッピングフォーマットがE3フォーマットあるいはダイレクトマップであるか、PLCPであるかによって分岐する。ATMセルのマッピングがE3フォーマットである場合には、そのまま、次段の回路に送信される。ATMセルのマッピングがダイレクトマッピングである場合には、セクタ64に入力される。

【0079】

ATMセルのマッピングフォーマットがPLCPである場合には、POH/POIバイト挿入部DS3 PLCP POH/POI INSにATMセルが入力され、B1、G1、C1バイトと共に、ATMセルに挿入される。更に、このATMセルには、フレーミング挿入部DS3 PLCP Framing INSにおいて、PLCPフレームの先頭バイトであるA1、A2バイトが挿入される。そして、このように処理されたATMセルは、マッピング部DS3 PLCP Mappingにおいて、PLCPフォーマットにマッピングされ、セクタ64に入力される。

【0080】

セクタ64は、ダイレクトマップのATMセルかPLCPフォーマットのATMセルのいずれかを出力する。そして、セクタ64から出力されたATMセルは、次段の回路に送出される。

【0081】

図 1 2 は、図 1 1 の S O N E T ネットワークと反対側の下流側の後段の回路構成図である。

図 1 1 の回路から入力された S T S - 1 信号は、ポインタ生成部 P T R G E N に入力され、ポインタの付加と、パス A I S バイトの付加（パス A I S 生成部 P A I S G E N で生成される）が行われる。次に、S T S - 1 信号は、セクション／ラインオーバーヘッド挿入部 S / L O H I N S に入力され、S T S - 1 フレーム生成部 S T S - 1 F R A M E G E N で生成された S T S - 1 フレームに載せられると共に、セクションオーバーヘッド及びラインオーバーヘッドに挿入されるべき B 1、B 2 バイト、A I S _ L バイト、S 1 バイト、H 1、H 1 バイトが挿入される。そして、スクランブラ 6 5 においてスクランブルされ、セクタ 6 6 で選択されて、エンコーダ 6 7 で符号化される。そして、符号化された信号は、セクタ 6 8 で選択されて出力部に送られる。

【 0 0 8 2 】

S T M 信号をマッピングする D S 3 信号の場合は、後述する局部発振器からのクロックを入力するメモリ M E M に入力され、ビットレートが変換された後出力される。局部発振器の位相は、パルスコンパレータ P C 6 9 によって、図 1 1 の V C X O の位相と整合性が取られる。メモリ M E M から出力された信号は、D S 3 同期部 D S 3 S Y N C において、同期が検出され、フレームはずれや、パリティ、A I S / B L U E 信号の検出、アイドル信号の検出、対向局警報の検出、C - b i t の検出等が行われる。また、メモリ M E M から出力される信号は、セクタ 7 0 に入力され、選択された後、B L U E / A I S 生成部 B L U E / A I S G E N 及びアイドル信号生成部 I D L E S I G N A L G E N において、必要に応じて、B L U E / A I S 信号やアイドル信号が挿入される。そして、セクタ 7 1 において選択された後、セクタ 6 6 を介して、エンコーダ 6 7 に入力される。エンコーダ 6 7 から出力された信号は、セクタ 6 8 を介して出力部に出力される。

【 0 0 8 3 】

A T M 信号をマッピングする D S 3 信号の場合には、D S 3 フレーム生成部 D S 3 F R A M E G E N において、D S 3 フレームに構成される。このとき、

パリティビットや、RAIバイト、C-bitなどが挿入される。そして、DS3フレームに構成された信号は、セクタ70に入力され、選択された後、STMをマッピングするDS3信号と同様に出力部まで送られる。

【0084】

E3フォーマットのATMセルは、E3フレーム生成器において、E3フレームに構成され、AIS生成器AIS GENにおいて、AISバイトが挿入され、セクタ72に入力される。セクタ72において、選択された後、エンコーダ73において、符号化され、セクタ68を介して出力部に出力される。

【0085】

テストパターン生成部TEST Pattern GENでは、テスト信号を生成し、1チップ上に載っている3チャンネルに送信する。このテスト信号は、セクタ71、72に送られ、いずれかから送出され、エンコーダ67、あるいは、73によって符号化されて、セクタ68から出力部に送られる。

【0086】

障害信号生成部74では、上流ネットワークから入力される信号がAIS信号など障害を伴う信号の場合に、各プロトコルの障害信号を生成して出力するものである。すなわち、STS-1信号の場合には、PAISバイトを生成し、STS-1フレームのセクション／ラインオーバーヘッドに載せ、スクランブルし、エンコーダ75で符号化して、出力部に送る。DS3信号の場合には、DS3フレームを生成して、BLUE/AISバイトあるいは、アイドル信号を生成して、DS3フレームに挿入し、エンコーダ75で符号化して、出力部に送る。E3フォーマットのATMセルの場合には、E3フォーマットのAISを生成し、エンコーダ76で符号化して、出力部に送出する。

【0087】

このような、障害信号生成部74を設けることによって、信号に障害が生じた場合には、ネットワークを伝送されるクロックを使用しないで、局部発振器の安定したクロックに載せてAIS信号などを送信することが出来るので、伝送信号が安定したものとなる。また、障害発生からAIS信号を送信するまでの時間も短縮することができる。

【0088】

図13は、局部発振器部の構成を示す図である。

図13では、STM発振器、ATM発振器、STS1発振器、E3発振器の4つの発振器が設けられている。ATM発振器、STS1発振器、E3発振器は、その出力がセクタ80に入力され、選択された発振器の出力がパルスコンパレータPCに入力される構成となっている。パルスコンパレータPCは、SONET側ネットワークから得られる基準クロックと入力される発振器の出力とを比較し、発生した位相差の揺らぎなどの値を発振器にフィードバックする。このようにすることにより、ATM発振器、STS1発振器、E3発振器からの信号は、基準クロックに対して安定化され、基準クロックに同期したクロック信号が生成される。このようにして、生成されたクロック信号は、出力部に入力される。

【0089】

一方、STM発振器の出力は、セクタ80から出力された後、⑤を介して、図12のD3__R CLKから出力される。この端子は、パルスコンパレータ69に接続されており、パルスコンパレータPCの出力は、PC OUT__D3として出力される。この出力は、図13の発振器部に入力され、STM発振器にフィードバックされる。したがって、STM発振器の出力は、図11の発振器に対して、同期がとられ、安定化される。また、STM発振器の出力は、他の発振器と同様に、出力部に送信される。

【0090】

なお、VCXO DOWNは、発振器の出力がなくなった場合、発振器がダウンしたと警報を発する警報機である。

図14は、出力部の構成を示す図である。

【0091】

③及び④から入力される信号は、セクタ85によって選択され、出力制御部OUT CNTから送出される。このとき、⑥から入力されるクロック信号も一緒に、セクタ87から送出される。

【0092】

更に、図4のT-LB、F-LBは、図14の出力部と接続されており、信号

F-LBは、出力部で折り返されてそのまま下流ネットワーク側に送出される。
また、信号T-LBは、③から入力された後、図4の回路に送られ、上り側インターフェース装置を介して、SONETネットワークがわに送信される。このようにして、ループバック機能が構成される。

【0093】

【発明の効果】

本発明によれば、ATMセルをDS3ネットワークを介してSONETネットワークに直接接続することの出来るATMセルサービス装置を提供することができる。

【図面の簡単な説明】

【図1】

本発明の実施形態のATMセルサービス装置と各種ネットワークとの関係を示した図である。

【図2】

本発明の実施形態のATMセルサービス装置の概略構成を示した図である。

【図3】

本発明の実施形態に従ったATMセルサービス装置の全体構成を示すブロック図である。

【図4】

本発明の実施形態のATMセルサービス装置の下流ネットワークからSONETネットワークへの信号を処理するインターフェース装置の詳細な構成図（その1）である。

【図5】

本発明の実施形態のATMセルサービス装置の下流ネットワークからSONETネットワークへの信号を処理するインターフェース装置の詳細な構成図（その2）である。

【図6】

本発明の実施形態のATMセルサービス装置の下流ネットワークからSONETネットワークへの信号を処理するインターフェース装置の詳細な構成図（その

3) である。

【図 7】

D S 3 信号に A T M セルがマッピングされている場合の A I S / B L U E 信号を検出した際の処理を示すテーブル (その 1) である。

【図 8】

D S 3 信号に A T M セルがマッピングされている場合の A I S / B L U E 信号を検出した際の処理を示すテーブル (その 2) である。

【図 9】

本発明の実施形態の A T M セルサービス装置の下流ネットワークから S O N E T ネットワークへの信号を処理するインターフェース装置の詳細な構成図 (その 4) である。

【図 1 0】

本発明の実施形態の A T M セルサービス装置の S O N E T ネットワークから下流ネットワークへの信号を処理するインターフェース装置の詳細な構成図 (その 1) である。

【図 1 1】

本発明の実施形態の A T M セルサービス装置の S O N E T ネットワークから下流ネットワークへの信号を処理するインターフェース装置の詳細な構成図 (その 2) である。

【図 1 2】

本発明の実施形態の A T M セルサービス装置の S O N E T ネットワークから下流ネットワークへの信号を処理するインターフェース装置の詳細な構成図 (その 3) である。

【図 1 3】

本発明の実施形態の A T M セルサービス装置の S O N E T ネットワークから下流ネットワークへの信号を処理するインターフェース装置の詳細な構成図 (その 4) である。

【図 1 4】

本発明の実施形態の A T M セルサービス装置の S O N E T ネットワークから下

流ネットワークへの信号を処理するインターフェース装置の詳細な構成図（その
5）である。

【符号の説明】

- 1 0 S O N E T リングネットワーク
- 1 1 ノード（ADM装置）
- 1 2 A T M セルサービス装置
- 1 3 D S 3 ネットワーク
- 1 4 A T M ネットワーク
- 1 5、1 6、1 7 境界装置
- 2 0 D S 3 / A T M C E L L デマッピング部
- 2 1 D S 3 インターフェース回路
- 2 2 A T M C E L L 抽出回路
- 2 3 A T M C E L L / 北米新同期 S O N E T S T S - 1 マッピン
グ部
- 2 4 北米新同期 S O N E T S T S - 1 / A T M C E L L デマッピ
ング部
- 2 5 S T S - 1 デマッピング回路
- 2 6 A T M C E L L 抽出回路
- 2 7 A T M C E L L / 北米非同期 D S 3 マッピング部
- 4 0、4 5、4 6、4 7、5 0、5 1、5 3、5 4、5 5、5 8、6 2、6
4、6 6、6 8、7 0、7 1、7 2、8 0、8 5、8 7 セレクタ
- 4 1 - 1、4 1 - 2、4 4、4 9、5 2、6 0、6 1、6 3 分岐
- 4 2 信号欠損検出部
- 4 3、4 8 デコーダ
- 5 6、5 7 F P / C L K D O W N 検出部
- 6 5 スクランブラ
- 6 7、7 3、7 5、7 6 エンコーダ
- 6 9 パルスコンパレータ
- 7 4 障害信号生成部

特 2 0 0 0 - 0 7 6 2 4 5

8 6

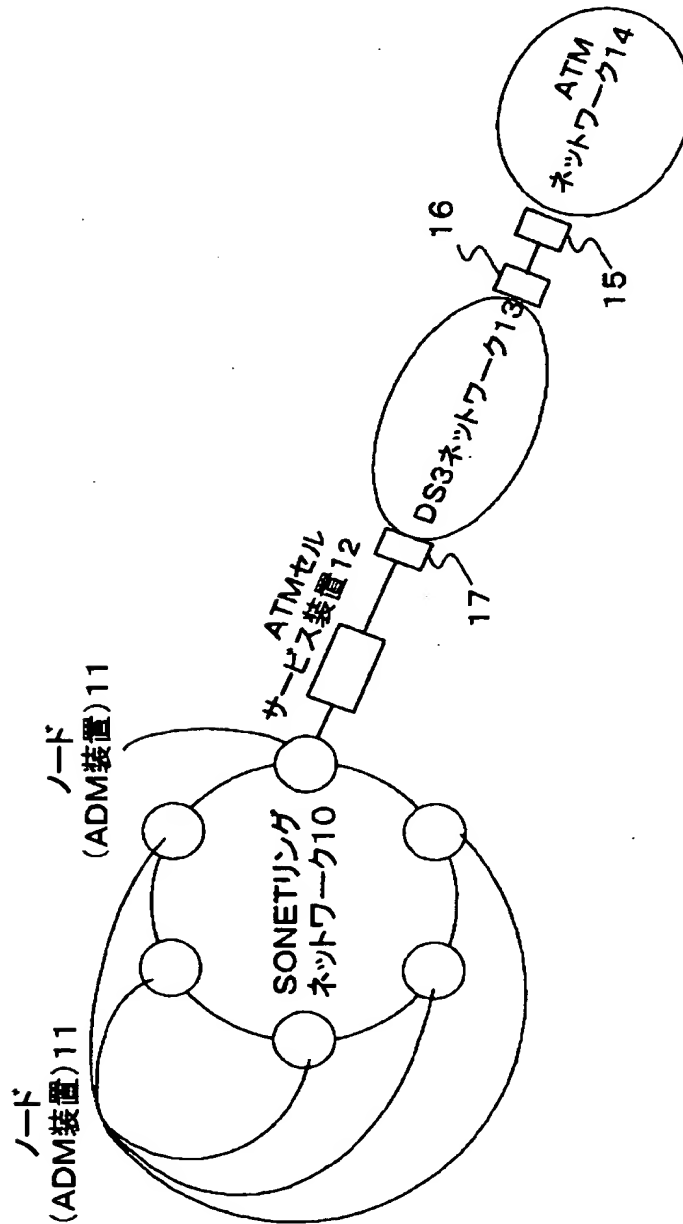
出力制御部

【書類名】

図面

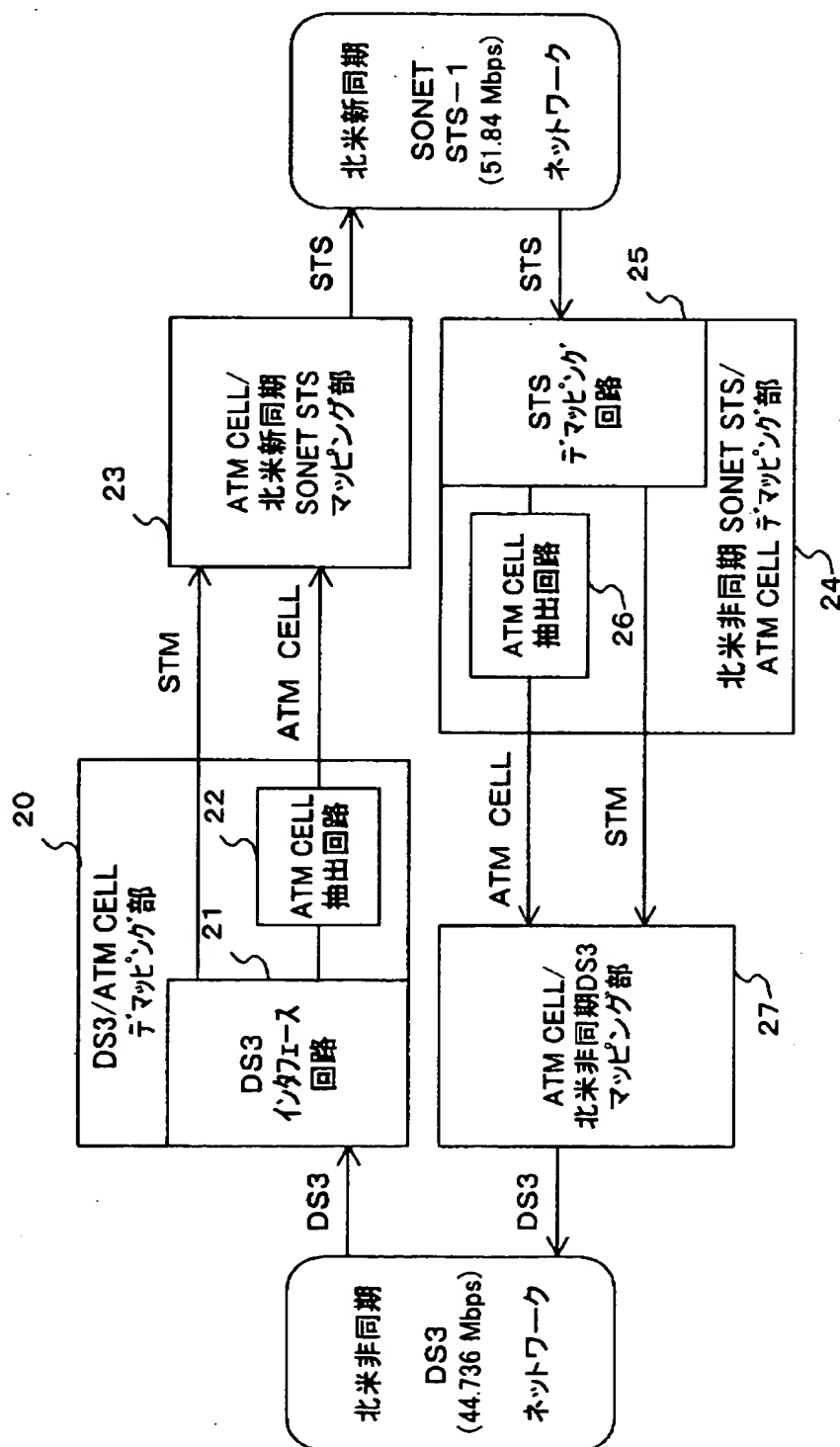
【図 1】

本発明の実施形態のATMセルサービス装置と
各種ネットワークとの関係を示した図



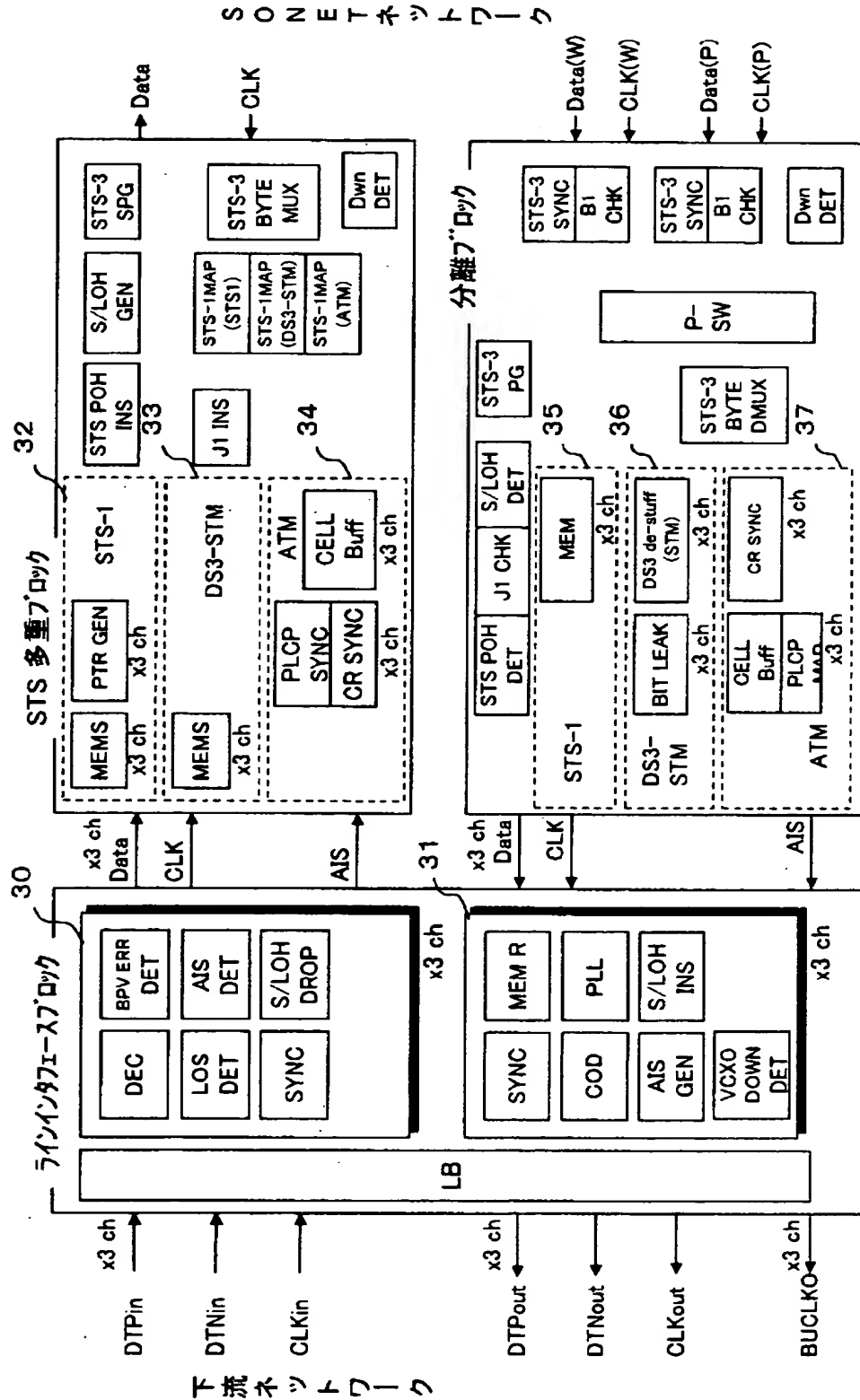
【図 2】

本発明の実施形態のATMセルサービス装置の概略構成を示した図



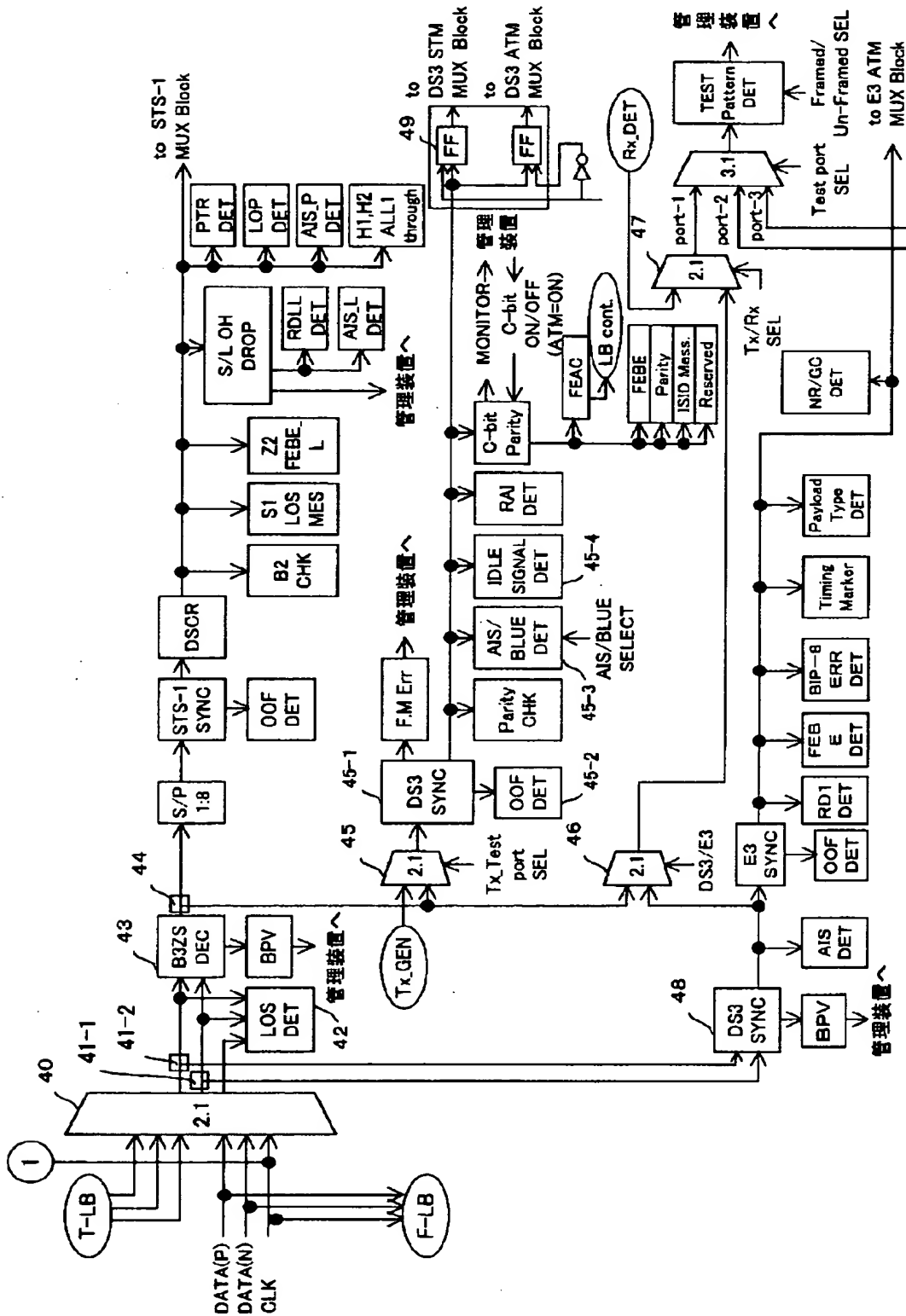
【図 3】

本発明の実施形態のATMセルサービス装置の全体構成を示すブロック図



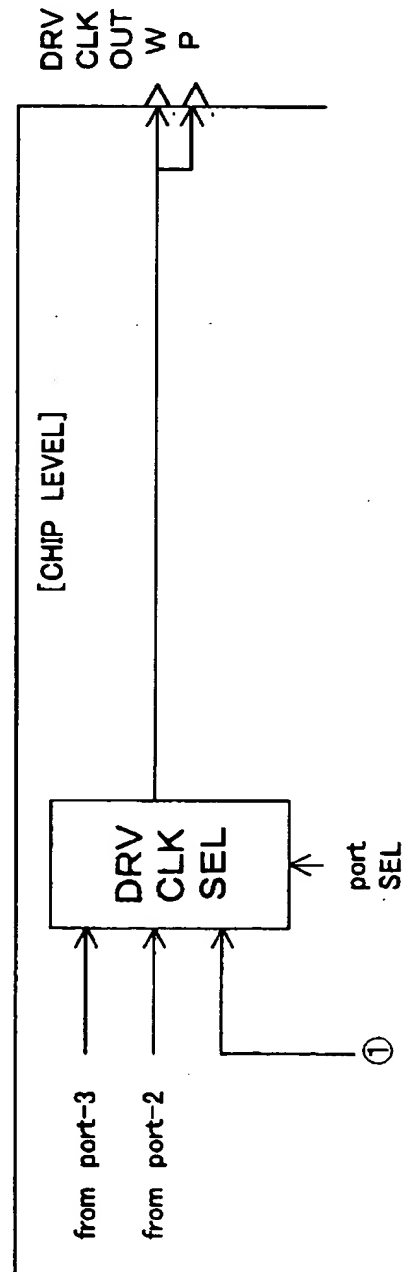
【图4】

本発明の実施形態のATMセルサービス装置の下流ネットワークからSONETネットワークへの信号を処理するインタフェース装置の詳細な構成図(その1)



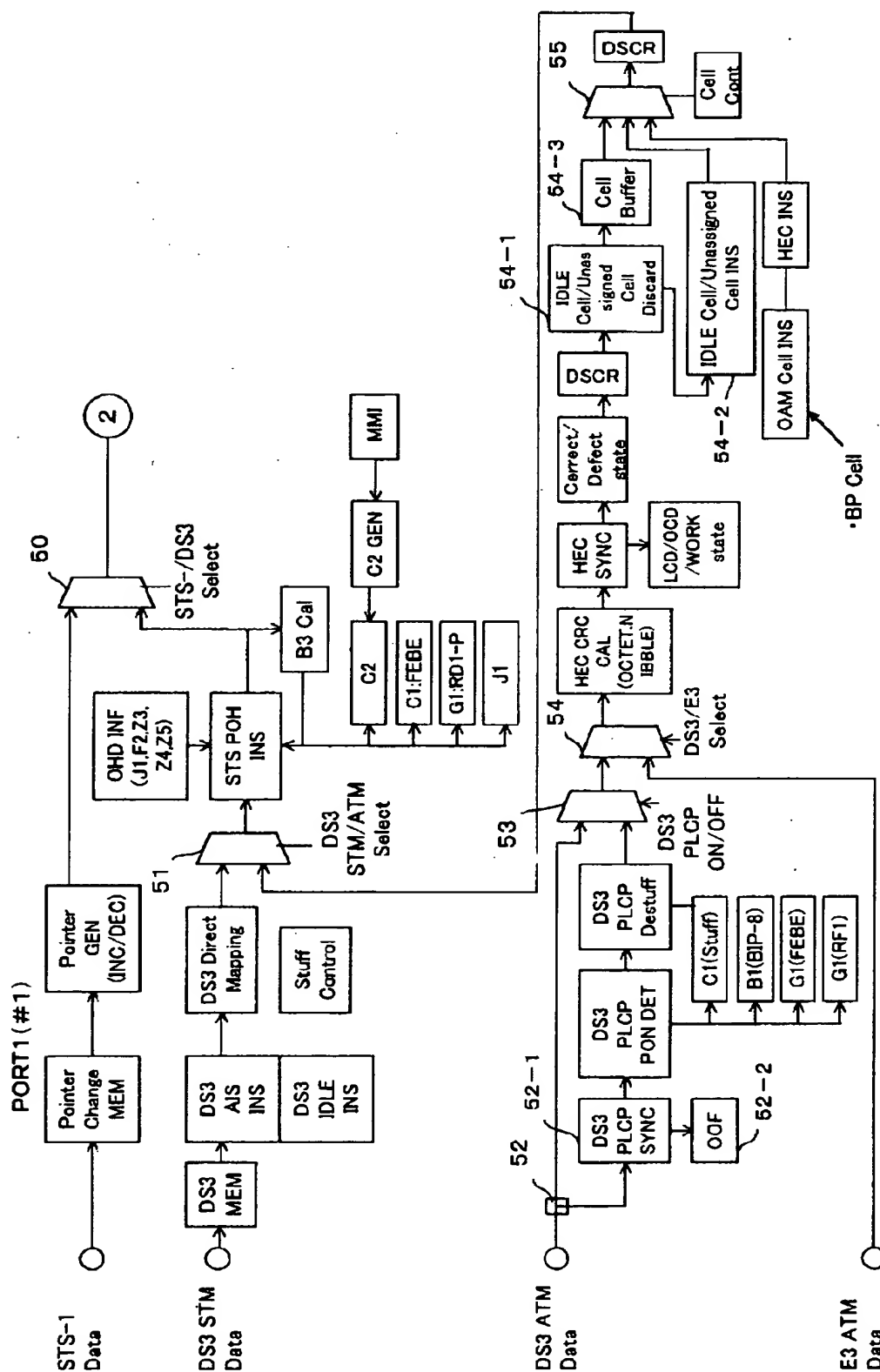
【図 5】

本発明の実施形態のATMセルサービス装置の
下流ネットワークからSONETネットワークへの信号を
処理するインタフェース装置の詳細な構成図(その2)



【図 6】

本発明の実施形態のATMセルサービス装置の下流ネットワークからSONETネットワーク経トンネル号を処理するインタフェース装置の詳細な構成図(その3)



【図 7】

DS3信号にATMセルがマッピングされている場合の
AIS/BLUE信号を検出した際の処理を示すテーブル(その1)

Frame Format		C-bit											
Rx DS3 SEL		Idle											
AIS SEL													
STSSD		Ones						Blue					
Detecting Alarm/ Output Signal Format		through		AIS-P		PDI-P		through		AIS-P		PDI-P	
		Alarm	STS Format	Alarm	STS Format	Alarm	STS Format	Alarm	STS Format	Alarm	STS Format	Alarm	STS Format
DS3 Rx Sin DWN		Rx LOS	Discard	Rx LOS	AIS-P	LOS	PDI(1)	LOS	Discard	LOS	AIS-P	LOS	PDI(1)
DS3 Rx00FConv=0		Rx LOF	Discard	Rx LOF	AIS-P	Rx LOF	PDI(1)	Rx LOF	Discard	Rx LOF	AIS-P	Rx LOF	PDI(1)
Rx 00		Rx LOF	Discard	Rx LOF	AIS-P	Rx LOF	PDI(1)	Rx LOF	Discard	Rx LOF	AIS-P	Rx LOF	PDI(1)
All Ones		Rx AIS	Discard	Rx AIS	AIS-P	Rx AIS	PDI(1)	Rx LOF	Discard	Rx LOF	AIS-P	Rx LOF	PDI(1)
Blue		Rx AIS	Discard	Rx AIS	AIS-P	Rx AIS	PDI(1)	Rx LOF	Discard	Rx LOF	AIS-P	Rx LOF	PDI(1)
DS3		Rx LCD	Discard	Rx LCD	AIS-P	Rx LCD	PDI(1)	Rx AIS	Discard	Rx AIS	AIS-P	Rx AIS	PDI(1)
Rx Idle		Rx LCD	Discard	Rx LCD	AIS-P	Rx LCD	PDI(1)	Rx AIS	Discard	Rx AIS	AIS-P	Rx AIS	PDI(1)
Rx Idle		Rx Idle	Discard	Rx Idle	AIS-P	Rx Idle	PDI(1)	Rx Idle	Discard	Rx Idle	AIS-P	Rx Idle	PDI(1)
Rx Idle		Rx Idle	Discard	Rx Idle	AIS-P	Rx Idle	PDI(1)	Rx Idle	Discard	Rx Idle	AIS-P	Rx Idle	PDI(1)
RxPLCP00F(PLCP mode)		PL OOF	Discard	PL OOF	AIS-P	PL OOF	PDI(1)	PL OOF	Discard	PL OOF	AIS-P	PL OOF	PDI(1)
RxLCD		Rx LCD	Discard	Rx LCD	AIS-P	Rx LCD	PDI(1)	Rx LCD	Discard	Rx LCD	AIS-P	Rx LCD	PDI(1)
Unit OOS		.	Ones-P	.	Ones-P	.	Ones-P	.	Ones-P	.	Ones-P	.	Ones-P
Facility OOS		.	Discard	.	Discard	.	Discard	.	Discard	.	Discard	.	Discard
Facility Loopback		.	Discard	.	AIS-P	.	PDI(1)	.	Discard	.	AIS-P	.	PDI(1)
Terminal Loopback...		.	through	.	through	.	through	.	through	.	through	.	through

Note: Discard: All of cells are discarded, and Idle cell or Unassigned cell are automatically generated.

PDI(1): Inside signal is Idle cell or depending on software setting.

through: DS3 signal passes through

STSSD-PDI mode isn't used for ATM mode, and is used for only STM mode.

PL OOF= Rx PLCP OOF detection

...: when high layer alarm (BIF-LOS, BIF-OF, AIS-P, UNEQ-P, PLM-P) or DS3 alarm(Tx All Ones, Tx Blue, Tx Idle)

or Tx LCD is detected during T-LB excution, DS3 data from Down-BIF-side does not through to Up-BIF-side.

Because, DS3 data is converted according to conversion Table.

There are two conversion for Down-stream-side(Table 10.2.6) and Up-stream-side(Table 10.2.5).

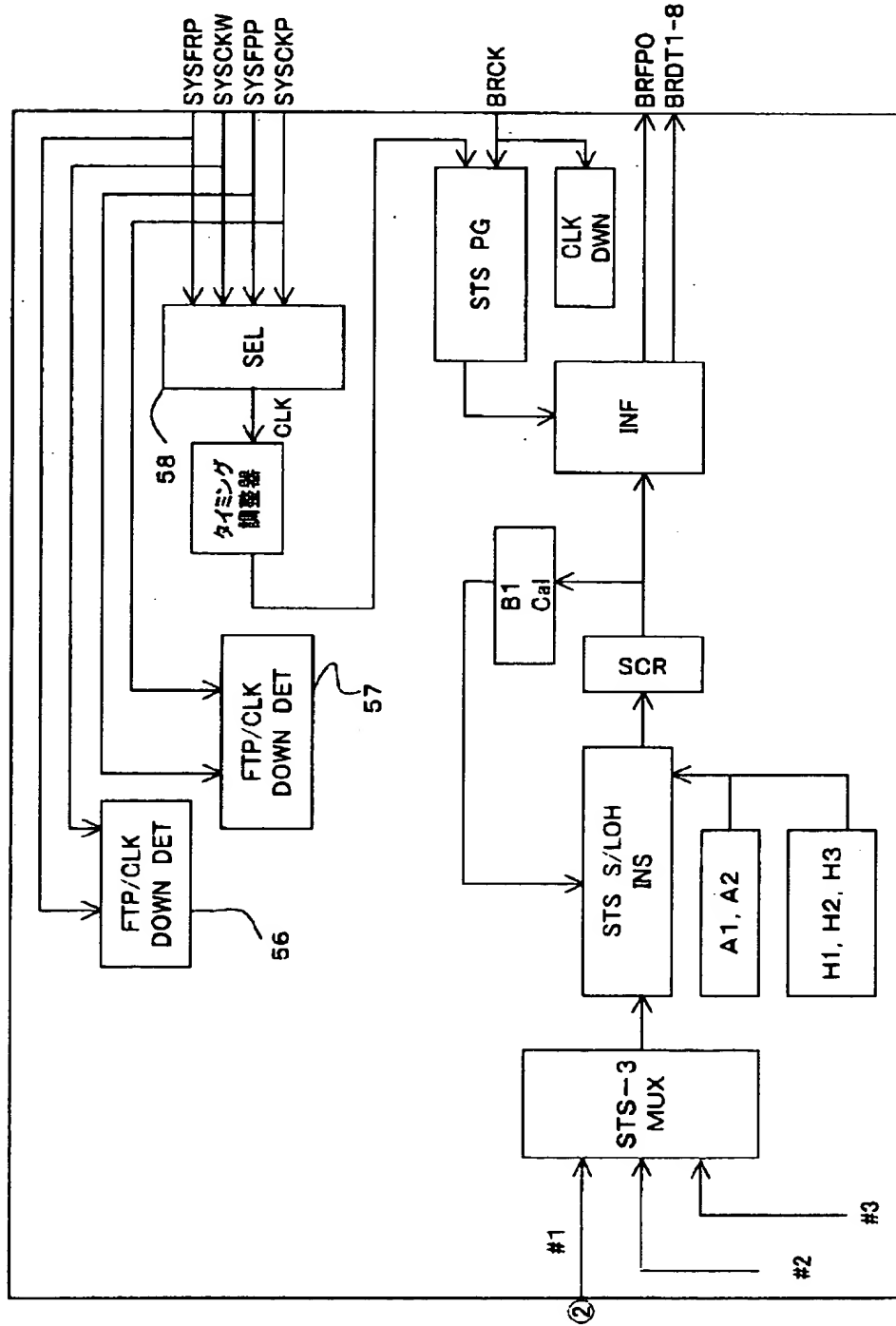
【図 8】

DS3信号にATMセルがマッピングされている場合の
AIS/BLUE信号を検出した際の処理を示すテーブル(その2)

C-bit													Remark
Idle													
Ones													
through			AIS-P		PDI-P		through		AIS-P		PDI-P		
Alarm	STS Format		Alarm	STS Format	Alarm	STS Format	Alarm	STS Format	Alarm	STS Format	Alarm	STS Format	
Rx LOS	Discard		Rx LOS	AIS-P	LOS	PDI(1)	LOS	Discard	LOS	AIS-P	LOS	PDI(1)	
Rx LOF	Discard		Rx LOF	AIS-P	Rx LOF	PDI(1)	Rx LOF	Discard	Rx LOF	AIS-P	Rx LOF	PDI(1)	
Rx LOF	Discard		Rx LOF	AIS-P	Rx LOF	PDI(1)	Rx LOF	Discard	Rx LOF	AIS-P	Rx LOF	PDI(1)	
Rx AIS	Discard		Rx AIS	AIS-P	Rx AIS	PDI(1)	Rx LOF	Discard	Rx LOF	AIS-P	Rx LOF	PDI(1)	
Rx AIS	Discard		Rx AIS	AIS-P	Rx AIS	PDI(1)	Rx LOF	Discard	Rx LOF	AIS-P	Rx LOF	PDI(1)	
Rx LCD	Discard		Rx LCD	AIS-P	Rx LCD	PDI(1)	Rx AIS	Discard	Rx AIS	AIS-P	Rx AIS	PDI(1)	
Rx LCD	Discard		Rx LCD	AIS-P	Rx LCD	PDI(1)	Rx AIS	Discard	Rx AIS	AIS-P	Rx AIS	PDI(1)	
Rx Idle	Discard		Rx Idle	AIS-P	Rx Idle	PDI(1)	Rx Idle	Discard	Rx Idle	AIS-P	Rx Idle	PDI(1)	
Rx Idle	Discard		Rx Idle	AIS-P	Rx Idle	PDI(1)	Rx Idle	Discard	Rx Idle	AIS-P	Rx Idle	PDI(1)	
PL OOF	Discard		PL OOF	AIS-P	PL OOF	PDI(1)	PL OOF	Discard	PL OOF	AIS-P	PL OOF	PDI(1)	
Rx LCD	Discard		Rx LCD	AIS-P	Rx LCD	PDI(1)	Rx LCD	Discard	Rx LCD	AIS-P	Rx LCD	PDI(1)	
.	Ones-P		.	Ones-P	.	Ones-P	.	Ones-P	.	Ones-P	.	Ones-P	
.	Discard		.	Discard	.	Discard	.	Discard	.	Discard	.	Discard	
.	Discard		.	AIS-P	.	PDI(1)	.	Discard	.	AIS-P	.	PDI(1)	
.	through		.	through	.	through	.	through	.	through	.	through	

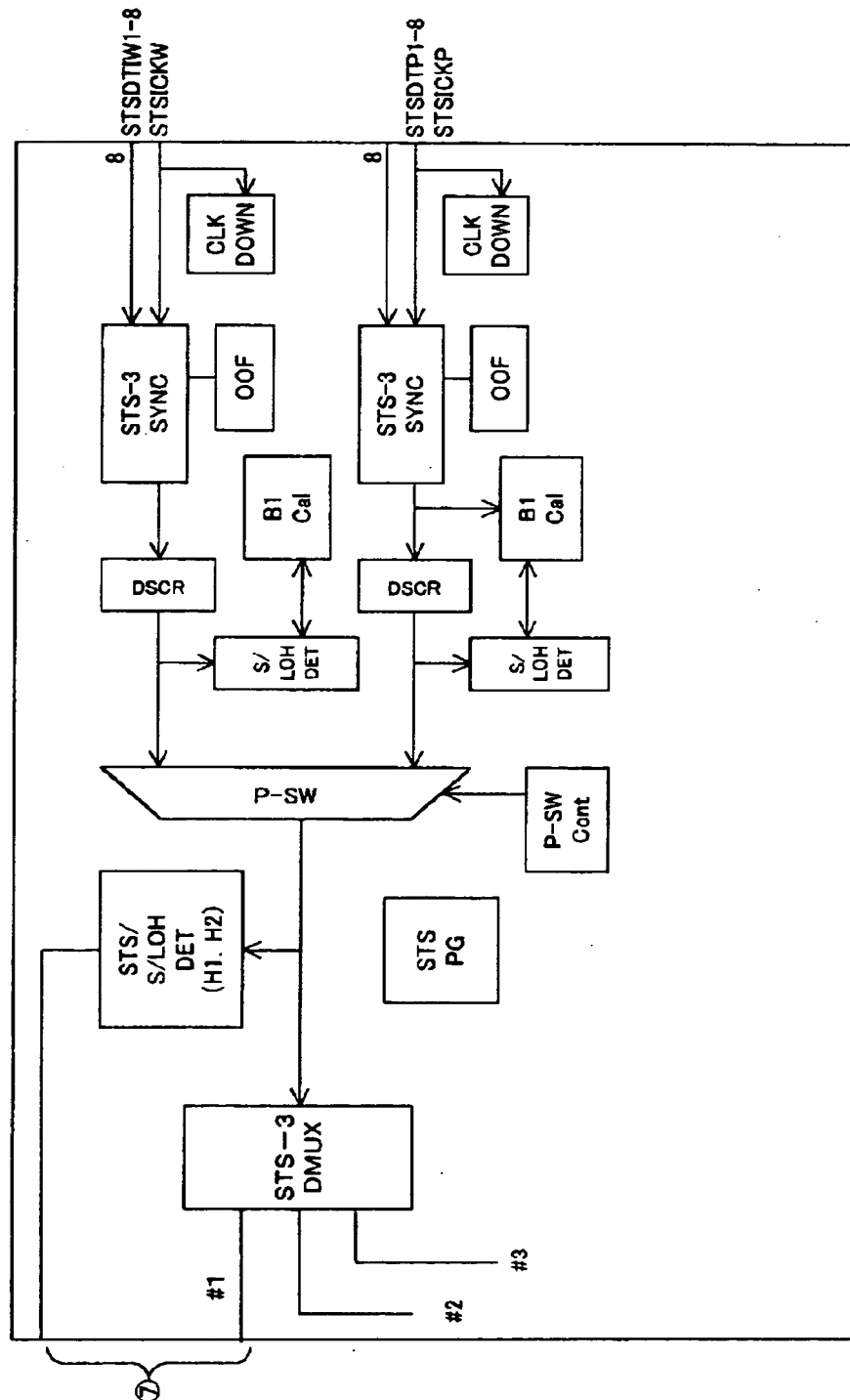
【図 9】

本発明の実施形態のATMセルサービス装置の下流ネットワークから
SONETネットワークへの信号を処理するインタフェース装置の詳細な構成図
(その4)



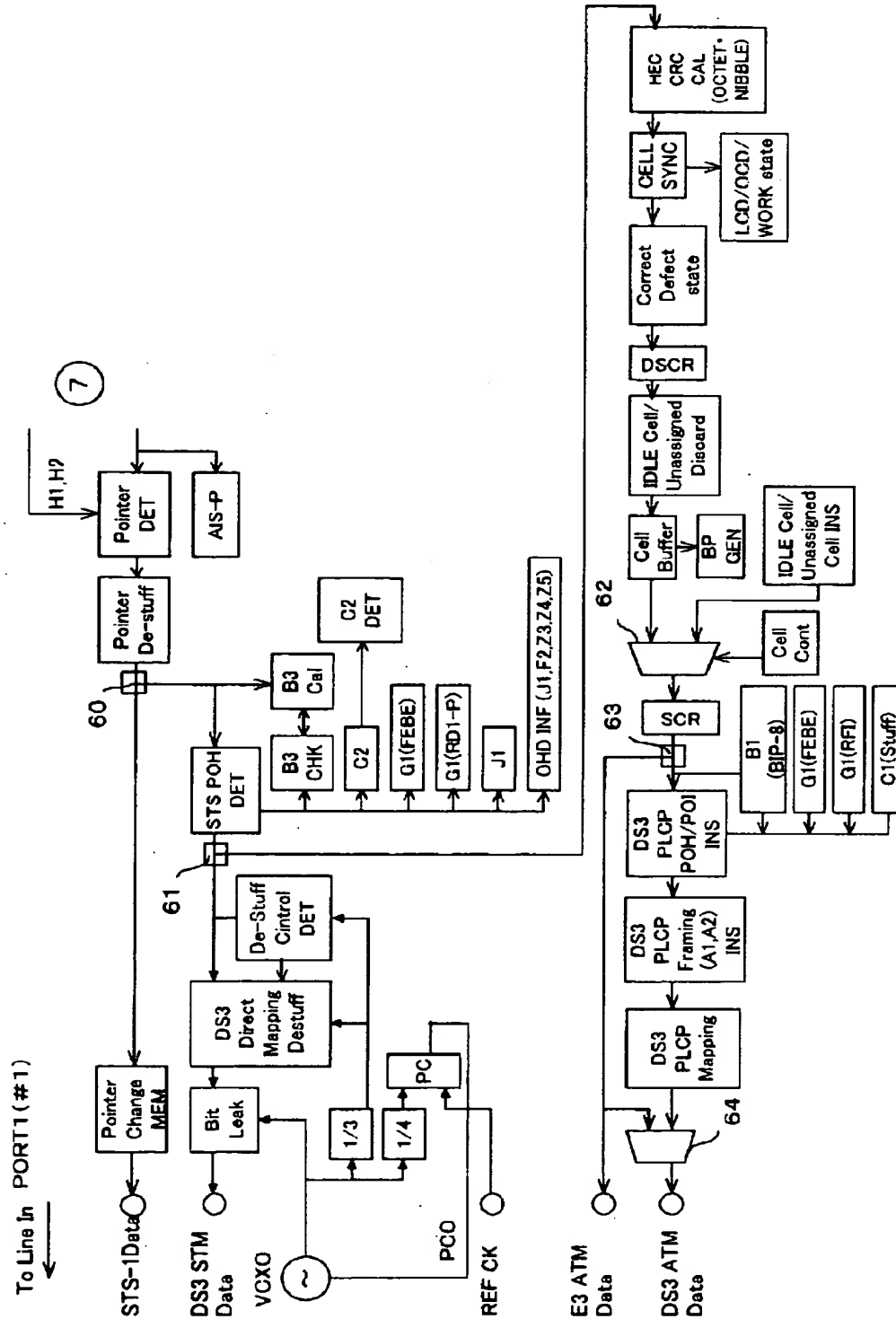
【図10】

本発明の実施形態のATMセルサービス装置のSONETネットワークから
下流ネットワークへの信号を処理するインタフェース装置の詳細な構成図
(その1)



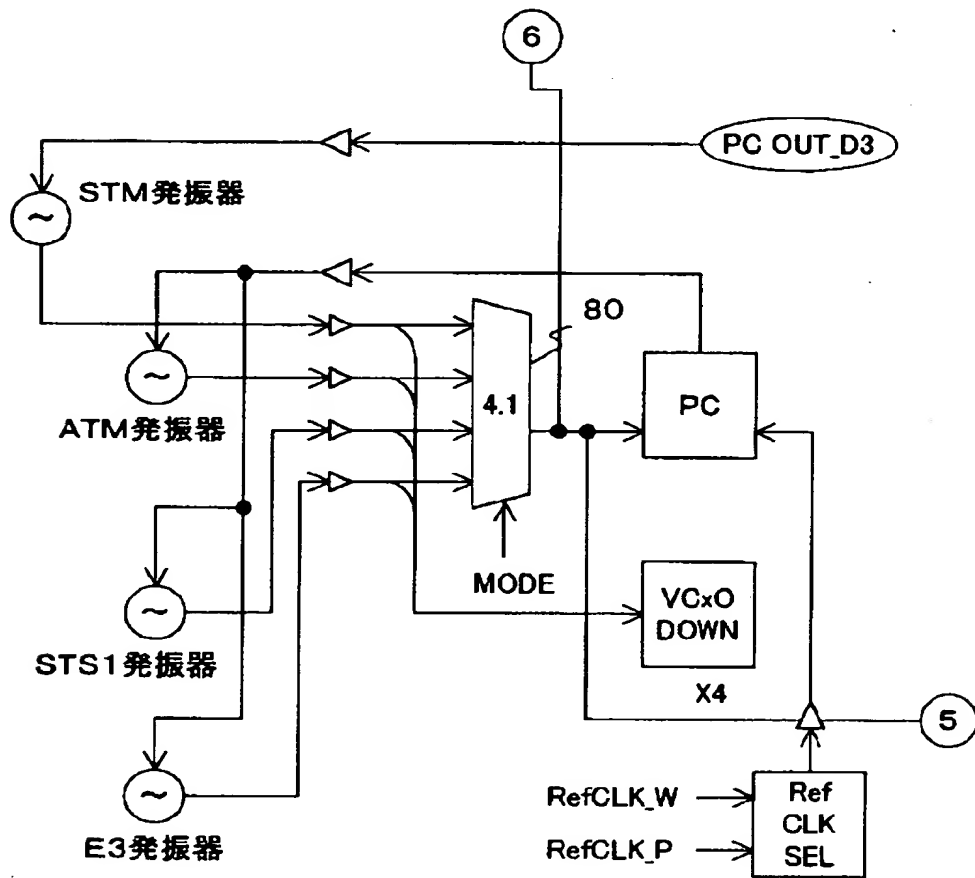
【図 11】

本発明の実施形態のATMセルサービス装置のSONETネットワークから
下流ネットワークへの信号を処理するインタフェース装置の詳細な構成図(その5)



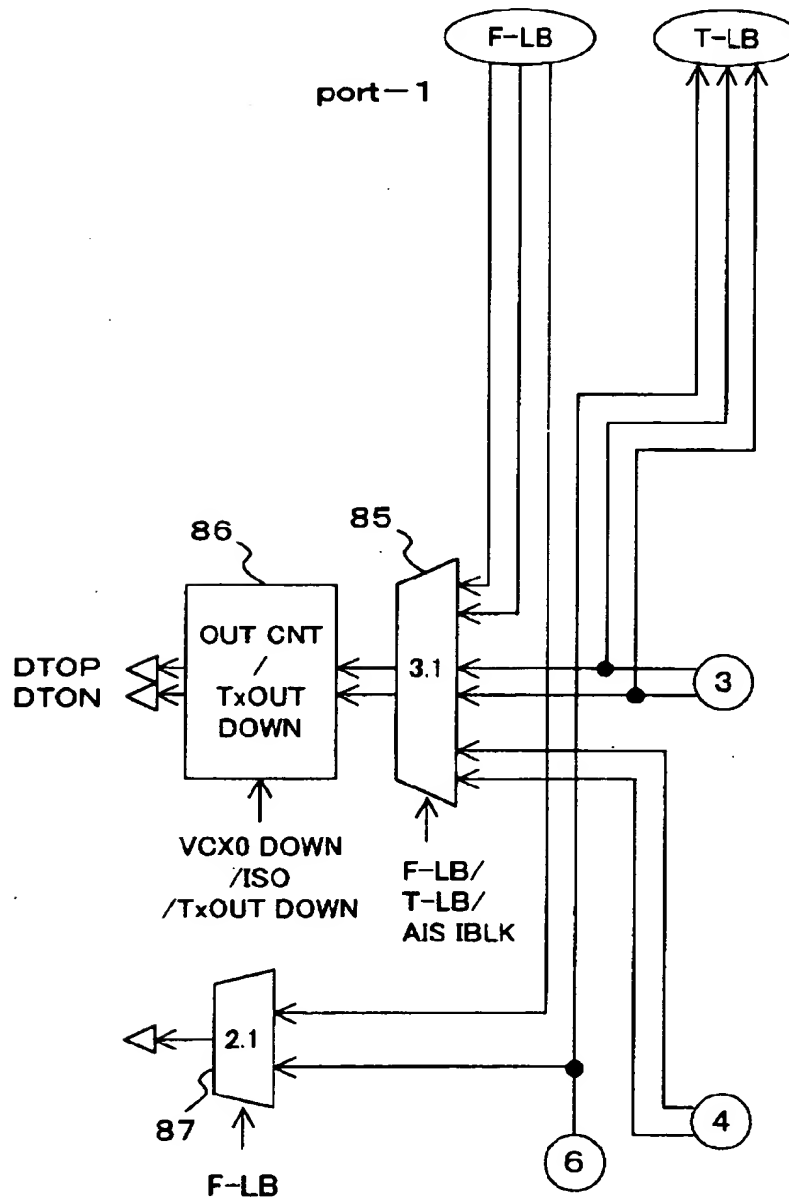
【図 1 3】

本発明の実施形態のATMセルサービス装置の
SONETネットワークから下流ネットワークへの信号を処理する
インタフェース装置の詳細な構成図(その4)



【図 1 4】

本発明の実施形態のATMセルサービス装置の
SONETネットワークから下流ネットワークへの信号を処理する
インタフェース装置の詳細な構成図(その5)



【書類名】

要約書

【要約】

【課題】北米新同期ネットワークをサポートする装置において、ATMセルサービスを提供可能なATMセルサービス装置を提供する。

【解決手段】DS3ネットワークから入力された、ATMマッピングの行われた信号は、DS3インターフェース回路21において、DS3信号が終端された後、ATM CELL抽出回路22でATMセルが抽出され、ATM CELL／北米新同期SONET STSマッピング部23において、ATMセルがSONETフレームにマッピングされ、SONETネットワークに送出される。また、SONETネットワークからSTS信号が入力された場合には、STSデマッピング回路において、STSフレームが終端され、ATM CELL抽出回路26において、ATMセルが抽出され、ATM CELL／北米非同期DS3マッピング部27において、ATMセルがDS3信号にマッピングされて送出される。

【選択図】

図2

出 願 人 履 歴 情 報

識別番号 [000005223]

1. 変更年月日	1996年 3月26日
[変更理由]	住所変更
住 所	神奈川県川崎市中原区上小田中4丁目1番1号
氏 名	富士通株式会社